

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-345707
(P2001-345707A)

(43) 公開日 平成13年12月14日 (2001. 12. 14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 3 M 7/30		H 0 3 M 7/30	A 5 C 0 5 9
		7/40	5 C 0 7 8
H 0 4 N 1/41		H 0 4 N 1/41	B 5 J 0 6 4
7/30		7/133	Z

審査請求 未請求 請求項の数33 O L (全 33 頁)

(21) 出願番号 特願2000-164025(P2000-164025)

(22) 出願日 平成12年6月1日(2000. 6. 1)

(71) 出願人 000002185

ソニー株式会社
東京都品川区北品川6丁目7番35号

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 國弘 威

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100082131

弁理士 稲本 義雄

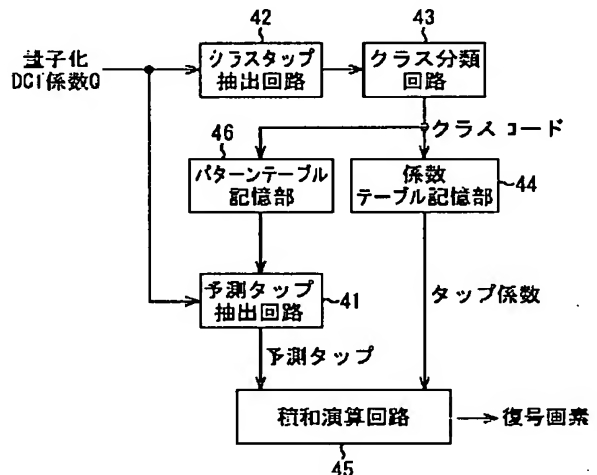
最終頁に続く

(54) 【発明の名称】 データ処理装置およびデータ処理方法、並びに記録媒体

(57) 【要約】

【課題】 J P E G 符号化されたデータ等を、効率的に復号する。

【解決手段】 J P E G 符号化されたデータは、エントロピー復号されることにより、量子化された D C T 係数 (量子化 D C T 係数) とされ、予測タップ抽出回路 4 1 に供給される。予測タップ抽出回路 4 1 は、パターンテーブル記憶部 4 6 に記憶されたパターン情報にしたがい、注目している画素のブロックに対応する D C T 係数のブロックを中心とする 3 × 3 個のブロックから、必要な量子化 D C T 係数を抽出し、予測タップを構成する。積和演算回路 4 5 は、係数テーブル記憶部 4 4 に記憶されたタップ係数と予測タップとを用いて、線形予測演算を行い、復号された画像データを得る。



係数変換回路 32

【特許請求の範囲】

【請求項1】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを処理するデータ処理装置であって、

学習を行うことにより求められたタップ係数を取得する取得手段と、

前記データのブロックであるデータブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる前記変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、前記変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出手段と、

前記タップ係数および予測タップを用いて、所定の予測演算を行うことにより、前記変換データを、元のデータに復号する演算手段とを備えることを特徴とするデータ処理装置。

【請求項2】 前記演算手段は、前記タップ係数および予測タップを用いて、線形1次予測演算を行うことにより、前記変換データを、元のデータに復号することを特徴とする請求項1に記載のデータ処理装置。

【請求項3】 前記タップ係数を記憶している記憶手段をさらに備え、

前記取得手段は、前記記憶手段から、前記タップ係数を取得することを特徴とする請求項1に記載のデータ処理装置。

【請求項4】 前記変換データは、前記元のデータを、少なくとも、離散コサイン変換したものであることを特徴とする請求項1に記載のデータ処理装置。

【請求項5】 前記注目データブロックのデータのうちの、注目している注目データを、幾つかのクラスのうちのいずれかにクラス分類するのに用いる前記変換データを抽出し、クラスタップとして出力するクラスタップ抽出手段と、

前記クラスタップに基づいて、前記注目データのクラスを求めるクラス分類を行うクラス分類手段とをさらに備え、

前記演算手段は、前記予測タップおよび前記注目データのクラスに対応する前記タップ係数を用いて予測演算を行うことを特徴とする請求項1に記載のデータ処理装置。

【請求項6】 前記予測タップ抽出手段は、前記注目データブロックの周辺のデータブロックに対応する前記変換ブロックから、前記予測タップとする前記変換データを抽出することを特徴とする請求項1に記載のデータ処理装置。

【請求項7】 前記予測タップ抽出手段は、前記注目データブロックに対応する前記変換ブロックと、注目データブロック以外のデータブロックに対応する前記変換ブ

ロックとから、前記予測タップとする前記変換データを抽出することを特徴とする請求項1に記載のデータ処理装置。

【請求項8】 前記予測タップ抽出手段は、前記注目データブロックのデータのうちの、注目している注目データとの相関が大きい位置関係にある前記変換データを、前記予測タップとして抽出することを特徴とする請求項1に記載のデータ処理装置。

【請求項9】 前記予測タップ抽出手段は、前記注目データとの相関が所定の閾値以上となる位置関係にある前記変換データを、前記予測タップとして抽出することを特徴とする請求項8に記載のデータ処理装置。

【請求項10】 前記予測タップ抽出手段は、前記注目データとの相関が所定の順位以内になる位置関係にある前記変換データを、前記予測タップとして抽出することを特徴とする請求項8に記載のデータ処理装置。

【請求項11】 前記タップ係数は、前記タップ係数および変換データを用いて、所定の予測演算を行うことにより得られる前記元のデータの予測値の予測誤差が、統計的に最小になるように、学習を行うことにより得られたものであることを特徴とする請求項1に記載のデータ処理装置。

【請求項12】 前記元のデータは、動画または静止画の画像データであることを特徴とする請求項1に記載のデータ処理装置。

【請求項13】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを処理するデータ処理方法であって、

学習を行うことにより求められたタップ係数を取得する取得ステップと、

前記データのブロックであるデータブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる前記変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、前記変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、

前記タップ係数および予測タップを用いて、所定の予測演算を行うことにより、前記変換データを、元のデータに復号する演算ステップとを備えることを特徴とするデータ処理方法。

【請求項14】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを処理するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

学習を行うことにより求められたタップ係数を取得する取得ステップと、

前記データのブロックであるデータブロックのうちの注

目している注目データブロックのデータを復号するための予測演算に用いる前記変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、前記変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、

前記タップ係数および予測タップを用いて、所定の予測演算を行うことにより、前記変換データを、元のデータに復号する演算ステップとを備えるプログラムが記録されていることを特徴とする記録媒体。

【請求項15】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを、予測演算によって復号するのに用いるタップ係数を学習するデータ処理装置であって、

教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成手段と、

前記教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる前記生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、前記生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出手段と、

前記タップ係数および予測タップを用いて予測演算を行うことにより得られる前記教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、前記タップ係数を求める学習手段とを備えることを特徴とするデータ処理装置。

【請求項16】 前記学習手段は、前記タップ係数および生徒データを用いて線形1次予測演算を行うことにより得られる前記教師データの予測値の予測誤差が、統計的に最小になるように学習を行うことを特徴とする請求項15に記載のデータ処理装置。

【請求項17】 前記生成手段は、前記教師データを、少なくとも、離散コサイン変換することにより、前記生徒データを生成することを特徴とする請求項15に記載のデータ処理装置。

【請求項18】 前記注目教師ブロックの前記教師データのうちの、注目している注目教師データを、幾つかのクラスのうちのいずれかにクラス分類するのに用いる前記生徒データを抽出し、クラスタップとして出力するクラスタップ抽出手段と、

前記クラスタップに基づいて、前記注目教師データのクラスを求めるクラス分類を行うクラス分類手段とをさらに備え、

前記学習手段は、前記予測タップおよび前記注目教師データのクラスに対応するタップ係数を用いて予測演算を行うことにより得られる前記教師データの予測値の予測

誤差が、統計的に最小になるように学習を行い、クラスごとの前記タップ係数を求めることを特徴とする請求項15に記載のデータ処理装置。

【請求項19】 前記予測タップ抽出手段は、前記注目教師ブロックの周辺の教師ブロックに対応する前記生徒ブロックから、前記予測タップとする前記生徒データを抽出することを特徴とする請求項15に記載のデータ処理装置。

【請求項20】 前記予測タップ抽出手段は、前記注目教師ブロックに対応する前記生徒ブロックと、注目教師ブロック以外の教師ブロックに対応する前記生徒ブロックとから、前記予測タップとする前記生徒データを抽出することを特徴とする請求項15に記載のデータ処理装置。

【請求項21】 前記予測タップ抽出手段は、前記注目教師ブロックの前記教師データのうちの、注目している注目教師データとの相関が大きい位置関係にある前記生徒データを、前記予測タップとして抽出することを特徴とする請求項15に記載のデータ処理装置。

【請求項22】 前記予測タップ抽出手段は、前記注目教師データとの相関が所定の閾値以上となる位置関係にある前記生徒データを、前記予測タップとして抽出することを特徴とする請求項21に記載のデータ処理装置。

【請求項23】 前記予測タップ抽出手段は、前記注目教師データとの相関が所定の順位以内になる位置関係にある前記生徒データを、前記予測タップとして抽出することを特徴とする請求項21に記載のデータ処理装置。

【請求項24】 前記教師データは、動画または静止画の画像データであることを特徴とする請求項15に記載のデータ処理装置。

【請求項25】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを、予測演算によって復号するのに用いるタップ係数を学習するデータ処理方法であって、

教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成ステップと、

前記教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる前記生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、前記生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、

前記タップ係数および予測タップを用いて予測演算を行うことにより得られる前記教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、前記タップ係数を求める学習ステップとを備えることを特徴とするデータ処理方法。

【請求項26】 データに対し、少なくとも、直交変換処理または周波数変換処理を所定のブロック単位で施すことにより得られるブロック単位の変換データを、予測演算によって復号するのに用いるタップ係数を学習するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成ステップと、

前記教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる前記生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、前記生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、

前記タップ係数および予測タップを用いて予測演算を行うことにより得られる前記教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、前記タップ係数を求める学習ステップとを備えるプログラムが記録されていることを特徴とする記録媒体。

【請求項27】 第1データから抽出した予測タップと所定のタップ係数とを用いて予測演算を行うことにより第2データを得るときの、前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを学習するデータ処理装置であって、

前記抽出パターンの学習用の前記第1データおよび第2データを用いて、所定の位置にある前記第2データに対して所定の位置関係にある前記第1データと、前記所定の位置にある前記第2データとの相関を、前記所定の位置関係ごとに求める相関演算手段と、

前記相関に基づいて、前記第2データを得るための前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを設定する設定手段とを備えることを特徴とするデータ処理装置。

【請求項28】 前記相関演算手段は、所定の位置にある前記第2データと所定の位置関係にある前記第1データと、前記所定の位置にある前記第2データとの統計的な相関を求めることを特徴とする請求項27に記載のデータ処理装置。

【請求項29】 前記設定手段は、前記相関が大きい位置関係にある前記第1データの位置パターンを、前記抽出パターンとして設定することを特徴とする請求項27に記載のデータ処理装置。

【請求項30】 前記設定手段は、前記相関が所定の閾値以上となる位置関係にある前記第1データの位置パターンを、前記抽出パターンとして設定することを特徴とする請求項27に記載のデータ処理装置。

【請求項31】 前記設定手段は、前記相関が所定の順位以内になる位置関係にある前記第1データの位置デー

タを、前記抽出パターンとして設定することを特徴とする請求項27に記載のデータ処理装置。

【請求項32】 第1データから抽出した予測タップと所定のタップ係数とを用いて予測演算を行うことにより第2データを得るときの、前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを学習するデータ処理方法であって、

前記抽出パターンの学習用の前記第1データおよび第2データを用いて、所定の位置にある前記第2データに対して所定の位置関係にある前記第1データと、前記所定の位置にある前記第2データとの相関を、前記所定の位置関係ごとに求める相関演算ステップと、

前記相関に基づいて、前記第2データを得るための前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを設定する設定ステップとを備えることを特徴とするデータ処理方法。

【請求項33】 第1データから抽出した予測タップと所定のタップ係数とを用いて予測演算を行うことにより第2データを得るときの、前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを学習するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

前記抽出パターンの学習用の前記第1データおよび第2データを用いて、所定の位置にある前記第2データに対して所定の位置関係にある前記第1データと、前記所定の位置にある前記第2データとの相関を、前記所定の位置関係ごとに求める相関演算ステップと、

前記相関に基づいて、第2データを得るための前記予測演算に用いる前記予測タップとする前記第1データの抽出パターンを設定する設定ステップとを備えるプログラムが記録されていることを特徴とする記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データ処理装置およびデータ処理方法、並びに記録媒体に関し、特に、例えば、不可逆圧縮された画像等を復号する場合等に用いて好適なデータ処理装置およびデータ処理方法、並びに記録媒体に関する。

【0002】

【従来の技術】例えば、ディジタル画像データは、そのデータ量が多いため、そのまま記録や伝送を行うには、大容量の記録媒体や伝送媒体が必要となる。そこで、一般には、画像データを圧縮符号化することにより、そのデータ量を削減してから、記録や伝送が行われる。

【0003】画像を圧縮符号化する方式としては、例えば、静止画の圧縮符号化方式であるJ P E G (Joint Photographic Experts Group)方式や、動画の圧縮符号化方式であるM P E G (Moving Picture Experts Group)方式等がある。

【0004】例えば、J P E G方式による画像データの

符号化／復号は、図1に示すように行われる。

【0005】即ち、図1(A)は、従来のJPEG符号化装置の一例の構成を示している。

【0006】符号化対象の画像データは、ブロック化回路1に入力され、ブロック化回路1は、そこに入力される画像データを、 8×8 画素の64画素でなるブロックに分割する。ブロック化回路1で得られる各ブロックは、DCT(Discrete Cosine Transform)回路2に供給される。DCT回路2は、ブロック化回路1からのブロックに対して、DCT(離散コサイン変換)処理を施し、1個のDC(Direct Current)成分と、水平方向および垂直方向についての63個の周波数成分(AC(Alternating Current)成分)の、合計64個のDCT係数に変換する。各ブロックごとの64個のDCT係数は、DCT回路2から量子化回路3に供給される。

【0007】量子化回路3は、所定の量子化テーブルにしたがって、DCT回路2からのDCT係数を量子化し、その量子化結果(以下、適宜、量子化DCT係数という)を、量子化に用いた量子化テーブルとともに、エントロピー符号化回路4に供給する。

【0008】ここで、図1(B)は、量子化回路3において用いられる量子化テーブルの例を示している。量子化テーブルには、一般に、人間の視覚特性を考慮して、重要性の高い低周波数のDCT係数は細かく量子化し、重要性の低い高周波数のDCT係数は粗く量子化するような量子化ステップが設定されており、これにより、画像の画質の劣化を抑えて、効率の良い圧縮が行われるようになっている。

【0009】エントロピー符号化回路4は、量子化回路3からの量子化DCT係数に対して、例えば、ハフマン符号化等のエントロピー符号化処理を施して、量子化回路3からの量子化テーブルを付加し、その結果得られる符号化データを、JPEG符号化結果として出力する。

【0010】次に、図1(C)は、図1(A)のJPEG符号化装置が出力する符号化データを復号する、従来のJPEG復号装置の一例の構成を示している。

【0011】符号化データは、エントロピー復号回路11に入力され、エントロピー復号回路11は、符号化データを、エントロピー符号化された量子化DCT係数と、量子化テーブルとに分離する。さらに、エントロピー復号回路11は、エントロピー符号化された量子化DCT係数をエントロピー復号し、その結果得られる量子化DCT係数を、量子化テーブルとともに、逆量子化回路12に供給する。逆量子化回路12は、エントロピー復号回路11からの量子化DCT係数を、同じくエントロピー復号回路11からの量子化テーブルにしたがって逆量子化し、その結果得られるDCT係数を、逆DCT回路13に供給する。逆DCT回路13は、逆量子化回路12からのDCT係数に、逆DCT処理を施し、その結果得られる 8×8 画素の(復号)ブロックを、ブロック

分解回路14に供給する。ブロック分解回路14は、逆DCT回路13からのブロックのブロック化を解くことで、復号画像を得て出力する。

【0012】

【発明が解決しようとする課題】図1(A)のJPEG符号化装置では、その量子化回路3において、ブロックの量子化に用いる量子化テーブルの量子化ステップを大きくすることにより、符号化データのデータ量を削減することができる。即ち、高圧縮を実現することができる。

【0013】しかしながら、量子化ステップを大きくすると、いわゆる量子化誤差も大きくなることから、図1(C)のJPEG復号装置で得られる復号画像の画質が劣化する。即ち、復号画像には、ぼけや、ブロック歪み、モスキートノイズ等が顕著に現れる。

【0014】従って、符号化データのデータ量の削減しながら、復号画像の画質を劣化させないようにするには、あるいは、符号化データのデータ量を維持して、復号画像の画質を向上させるには、JPEG復号した後に、何らかの画質向上のための処理を行う必要がある。

【0015】しかしながら、JPEG復号した後に、画質向上のための処理を行うことは、処理が煩雑になり、最終的に復号画像が得られるまでの時間も長くなる。

【0016】本発明は、このような状況に鑑みてなされたものであり、JPEG符号化された画像等から、効率的に、画質の良い復号画像を得ること等ができるようにするものである。

【0017】

【課題を解決するための手段】本発明の第1のデータ処理装置は、学習を行うことにより求められたタップ係数を取得する取得手段と、データのブロックであるデータブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出手段と、タップ係数および予測タップを用いて、所定の予測演算を行うことにより、変換データを、元のデータに復号する演算手段とを備えることを特徴とする。

【0018】第1のデータ処理装置において、演算手段には、タップ係数および予測タップを用いて、線形1次予測演算を行うことにより、変換データを、元のデータに復号させることができる。

【0019】第1のデータ処理装置には、タップ係数を記憶している記憶手段をさらに設けることができ、この場合、取得手段には、記憶手段から、タップ係数を取得させることができる。

【0020】第1のデータ処理装置において、変換データは、元のデータを、少なくとも、離散コサイン変換したものとすることができる。

【0021】第1のデータ処理装置には、注目データブロックのデータのうちの、注目している注目データを、幾つかのクラスのうちのいずれかにクラス分類するのに用いる変換データを抽出し、クラスタップとして出力するクラスタップ抽出手段と、クラスタップに基づいて、注目データのクラスを求めるクラス分類を行うクラス分類手段とをさらに設けることができ、この場合、演算手段には、予測タップおよび注目データのクラスに対応するタップ係数を用いて予測演算を行わせることができる。

【0022】第1のデータ処理装置において、予測タップ抽出手段には、注目データブロックの周辺のデータブロックに対応する変換ブロックから、予測タップとする変換データを抽出させることができる。

【0023】第1のデータ処理装置において、予測タップ抽出手段には、注目データブロックに対応する変換ブロックと、注目データブロック以外のデータブロックに対応する変換ブロックとから、予測タップとする変換データを抽出させることができる。

【0024】第1のデータ処理装置において、予測タップ抽出手段には、注目データブロックのデータのうちの、注目している注目データとの相関が大きい位置関係にある変換データを、予測タップとして抽出させることができる。

【0025】第1のデータ処理装置において、予測タップ抽出手段には、注目データとの相関が所定の閾値以上となる位置関係にある変換データを、予測タップとして抽出させることができる。

【0026】第1のデータ処理装置において、予測タップ抽出手段には、注目データとの相関が所定の順位以内になる位置関係にある変換データを、予測タップとして抽出させることができる。

【0027】第1のデータ処理装置において、タップ係数は、タップ係数および変換データを用いて、所定の予測演算を行うことにより得られる元のデータの予測値の予測誤差が、統計的に最小になるように、学習を行うことにより得られたものとすることができる。

【0028】第1のデータ処理装置において、元のデータは、動画または静止画の画像データとすることができる。

【0029】本発明の第1のデータ処理方法は、学習を行うことにより求められたタップ係数を取得する取得ステップと、データのブロックであるデータブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、タップ係数および予測タップを用いて、所定の予測演算を行うことにより、変換データを、元のデータに復

号する演算ステップとを備えることを特徴とする。

【0030】本発明の第1の記録媒体は、学習を行うことにより求められたタップ係数を取得する取得ステップと、データのブロックであるデータブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる変換データを、少なくとも、その注目データブロック以外のデータブロックに対応する、変換データのブロックである変換ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、タップ係数および予測タップを用いて、所定の予測演算を行うことにより、変換データを、元のデータに復号する演算ステップとを備えるプログラムが記録されていることを特徴とする。

【0031】本発明の第2のデータ処理装置は、教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成手段と、教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出手段と、タップ係数および予測タップを用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、タップ係数を求める学習手段とを備えることを特徴とする。

【0032】第2のデータ処理装置において、学習手段には、タップ係数および生徒データを用いて線形1次予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習を行わせることができる。

【0033】第2のデータ処理装置において、生成手段には、教師データを、少なくとも、離散コサイン変換することにより、生徒データを生成させることができる。

【0034】第2のデータ処理装置には、注目教師ブロックの教師データのうちの、注目している注目教師データを、幾つかのクラスのうちのいずれかにクラス分類するのに用いる生徒データを抽出し、クラスタップとして出力するクラスタップ抽出手段と、クラスタップに基づいて、注目教師データのクラスを求めるクラス分類を行うクラス分類手段とをさらに設けることができ、この場合、学習手段には、予測タップおよび注目教師データのクラスに対応するタップ係数を用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、クラスごとのタップ係数を求めさせることができる。

【0035】第2のデータ処理装置において、予測タップ抽出手段には、注目教師ブロックの周辺の教師ブロックに対応する生徒ブロックから、予測タップとする生徒データを抽出させることができる。

【0036】第2のデータ処理装置において、予測タップ抽出手段には、注目教師ブロックに対応する生徒ブロックと、注目教師ブロック以外の教師ブロックに対応する生徒ブロックとから、予測タップとする生徒データを抽出させることができる。

【0037】第2のデータ処理装置において、予測タップ抽出手段には、注目教師ブロックの教師データのうちの、注目している注目教師データとの相関が大きい位置関係にある生徒データを、予測タップとして抽出させることができる。

【0038】第2のデータ処理装置において、予測タップ抽出手段には、注目教師データとの相関が所定の閾値以上となる位置関係にある生徒データを、予測タップとして抽出させることができる。

【0039】第2のデータ処理装置において、予測タップ抽出手段には、注目教師データとの相関が所定の順位以内になる位置関係にある生徒データを、予測タップとして抽出させることができる。

【0040】第2のデータ処理装置において、教師データは、動画または静止画の画像データとすることができる。

【0041】本発明の第2のデータ処理方法は、教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成ステップと、教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、タップ係数および予測タップを用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、タップ係数を求める学習ステップとを備えることを特徴とする。

【0042】本発明の第2の記録媒体は、教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データを生成する生成ステップと、教師データのブロックである教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる生徒データを、少なくとも、その注目教師ブロック以外の教師ブロックに対応する、生徒データのブロックである生徒ブロックから抽出し、予測タップとして出力する予測タップ抽出ステップと、タップ係数および予測タップを用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習を行い、タップ係数を求める学習ステップとを備えるプログラムが記録されていることを特徴とする。

【0043】本発明の第3のデータ処理装置は、抽出パ

ターンの学習用の第1データおよび第2データを用いて、所定の位置にある第2データに対して所定の位置関係にある第1データと、所定の位置にある第2データとの相関を、所定の位置関係ごとに求める相関演算手段と、相関に基づいて、第2データを得るための予測演算に用いる予測タップとする第1データの抽出パターンを設定する設定手段とを備えることを特徴とする。

【0044】第3のデータ処理装置において、相関演算手段には、所定の位置にある第2データと所定の位置関係にある第1データと、所定の位置にある第2データとの統計的な相関を求めさせることができる。

【0045】第3のデータ処理装置において、設定手段には、相関が大きい位置関係にある第1データの位置パターンを、抽出パターンとして設定させることができる。

【0046】第3のデータ処理装置において、設定手段には、相関が所定の閾値以上となる位置関係にある第1データの位置パターンを、抽出パターンとして設定させることができる。

【0047】第3のデータ処理装置において、設定手段には、相関が所定の順位以内になる位置関係にある第1データの位置データを、抽出パターンとして設定させることができる。

【0048】本発明の第3のデータ処理方法は、抽出パターンの学習用の第1データおよび第2データを用いて、所定の位置にある第2データに対して所定の位置関係にある第1データと、所定の位置にある第2データとの相関を、所定の位置関係ごとに求める相関演算ステップと、相関に基づいて、第2データを得るための予測演算に用いる予測タップとする第1データの抽出パターンを設定する設定ステップとを備えることを特徴とする。

【0049】本発明の第3の記録媒体は、抽出パターンの学習用の第1データおよび第2データを用いて、所定の位置にある第2データに対して所定の位置関係にある第1データと、所定の位置にある第2データとの相関を、所定の位置関係ごとに求める相関演算ステップと、相関に基づいて、第2データを得るための予測演算に用いる予測タップとする第1データの抽出パターンを設定する設定ステップとを備えるプログラムが記録されていることを特徴とする。

【0050】本発明の第1のデータ処理装置およびデータ処理方法、並びに記録媒体においては、データブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる変換データが、少なくとも、その注目データブロック以外のデータブロックに対応する変換ブロックから抽出され、予測タップとして出力される。そして、タップ係数および予測タップを用いて、所定の予測演算を行うことにより、変換データが、元のデータに復号される。

【0051】本発明の第2のデータ処理装置およびデー

タ処理方法、並びに記録媒体においては、教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データが生成され、教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる生徒データが、少なくとも、その注目教師ブロック以外の教師ブロックに対応する生徒ブロックから抽出され、予測タップとして出力される。そして、タップ係数および予測タップを用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習が行われ、タップ係数が求められる。

【0052】本発明の第3のデータ処理装置およびデータ処理方法、並びに記録媒体においては、抽出パターンの学習用の第1データおよび第2データを用いて、所定の位置にある第2データに対して所定の位置関係にある第1データと、所定の位置にある第2データとの相関が、所定の位置関係ごとに求められ、その相関に基づいて、第2データを得るための予測演算に用いる予測タップとする第1データの抽出パターンが設定される。

【0053】

【発明の実施の形態】図2は、本発明を適用した画像伝送システムの一実施の形態の構成例を示している。

【0054】伝送すべき画像データは、エンコーダ21に供給されるようになっており、エンコーダ21は、そこに供給される画像データを、例えば、JPEG符号化し、符号化データとする。即ち、エンコーダ21は、例えば、前述の図1(A)に示したJPEG符号化装置と同様に構成されており、画像データをJPEG符号化する。エンコーダ21がJPEG符号化を行うことにより得られる符号化データは、例えば、半導体メモリ、光磁気ディスク、磁気ディスク、光ディスク、磁気テープ、相変化ディスクなどでなる記録媒体23に記録され、あるいは、また、例えば、地上波、衛星回線、CATV (Cable Television) 網、インターネット、公衆回線などでなる伝送媒体24を介して伝送される。

【0055】デコーダ22は、記録媒体23または伝送媒体24を介して提供される符号化データを受信して、元の画像データに復号する。この復号化された画像データは、例えば、図示せぬモニタに供給されて表示等される。

【0056】次に、図3は、図2のデコーダ22の構成例を示している。

【0057】符号化データは、エントロピー復号回路31に供給されるようになっており、エントロピー復号回路31は、符号化データを、エントロピー復号して、その結果得られるブロックごとの量子化DCT係数Qを、係数変換回路32に供給する。なお、符号化データには、図1(C)のエントロピー復号回路11で説明した場合と同様に、エントロピー符号化された量子化DCT

係数の他、量子化テーブルも含まれるが、量子化テーブルは、後述するように、必要に応じて、量子化DCT係数の復号に用いることが可能である。

【0058】係数変換回路32は、エントロピー復号回路31からの量子化DCT係数Qと、後述する学習を行うことにより求められるタップ係数を用いて、所定の予測演算を行うことにより、ブロックごとの量子化DCT係数を、 8×8 画素の元のブロックに復号する。

【0059】ブロック分解回路33は、係数変換回路32において得られる、復号されたブロック（復号ブロック）のブロック化を解くことで、復号画像を得て出力する。

【0060】次に、図4のフローチャートを参照して、図3のデコーダ22の処理について説明する。

【0061】符号化データは、エントロピー復号回路31に順次供給され、ステップS1において、エントロピー復号回路31は、符号化データをエントロピー復号し、ブロックごとの量子化DCT係数Qを、係数変換回路32に供給する。係数変換回路32は、ステップS2において、エントロピー復号回路31からのブロックごとの量子化DCT係数Qを、タップ係数を用いた予測演算を行うことにより、ブロックごとの画素値に復号し、ブロック分解回路33に供給する。ブロック分解回路33は、ステップS3において、係数変換回路32からの画素値のブロック（復号ブロック）のブロック化を解くブロック分解を行い、その結果得られる復号画像を出力して、処理を終了する。

【0062】次に、図3の係数変換回路32では、例えば、クラス分類適応処理を利用して、量子化DCT係数を、画素値に復号することができる。

【0063】クラス分類適応処理は、クラス分類処理と適応処理とからなり、クラス分類処理によって、データを、その性質に基づいてクラス分けし、各クラスごとに適応処理を施すものであり、適応処理は、以下のような手法のものである。

【0064】即ち、適応処理では、例えば、量子化DCT係数と、所定のタップ係数との線形結合により、元の画素の予測値を求めることで、量子化DCT係数が、元の画素値に復号される。

【0065】具体的には、例えば、いま、ある画像を教師データとするとともに、その画像を、ブロック単位でDCT処理し、さらに量子化して得られる量子化DCT係数を生徒データとして、教師データである画素の画素値 y の予測値 $E[y]$ を、幾つかの量子化DCT係数 x_1, x_2, \dots の集合と、所定のタップ係数 w_1, w_2, \dots の線形結合により規定される線形1次結合モデルにより求めることを考える。この場合、予測値 $E[y]$ は、次式で表すことができる。

【0066】

$$E[y] = w_1 x_1 + w_2 x_2 + \dots$$

【0067】式(1)を一般化するために、タップ係数 w_j の集合でなる行列 W 、生徒データ x_{ij} の集合でなる行列 X 、および予測値 $E[y_j]$ の集合でなる行列 Y' を、

【数1】

$$X = \begin{bmatrix} x_{11} & x_{12} & \cdots & x_{1J} \\ x_{21} & x_{22} & \cdots & x_{2J} \\ \vdots & \vdots & \ddots & \vdots \\ x_{I1} & x_{I2} & \cdots & x_{IJ} \end{bmatrix}$$

$$W = \begin{bmatrix} w_1 \\ w_2 \\ \vdots \\ w_J \end{bmatrix}, Y' = \begin{bmatrix} E[y_1] \\ E[y_2] \\ \vdots \\ E[y_J] \end{bmatrix}$$

で定義すると、次のような観測方程式が成立する。

【0068】 $XW=Y' \cdots (2)$

ここで、行列 X の成分 x_{ij} は、 i 件目の生徒データの集合 (i 件目の教師データ y_i の予測に用いる生徒データの集合) の中の j 番目の生徒データを意味し、行列 W の成分 w_j は、生徒データの集合の中の j 番目の生徒データとの積が演算されるタップ係数を表す。また、 y_i は、 i 件目の教師データを表し、従って、 $E[y_i]$ は、 i 件目の教師データの予測値を表す。なお、式(1)の左辺における y は、行列 Y の成分 y_i のサフィックス i を省略したものであり、また、式(1)の右辺における x_1, x_2, \cdots も、行列 X の成分 x_{ij} のサフィックス i を省略したものである。

【0069】そして、この観測方程式に最小自乗法を適用して、元の画素値 y に近い予測値 $E[y]$ を求めることを考える。この場合、教師データとなる真の画素値 y の集合でなる行列 Y 、および画素値 y に対する予測値 $E[y]$ の残差 e の集合でなる行列 E を、

【数2】

$$E = \begin{bmatrix} e_1 \\ e_2 \\ \vdots \\ e_I \end{bmatrix}, Y = \begin{bmatrix} y_1 \\ y_2 \\ \vdots \\ y_I \end{bmatrix}$$

で定義すると、式(2)から、次のような残差方程式が成立する。

【0070】 $XW=Y+E \cdots (3)$

【0071】この場合、元の画素値 y に近い予測値 $E[y]$ を求めるためのタップ係数 w_j は、自乗誤差

【数3】

$$\sum_{i=1}^I e_i^2$$

を最小にすることで求めることができる。

【0072】従って、上述の自乗誤差をタップ係数 w_j で微分したものが0になる場合、即ち、次式を満たすタップ係数 w_j が、元の画素値 y に近い予測値 $E[y]$ を求めるため最適値ということになる。

【0073】

$\cdots (1)$

【数4】

$$a_1 \frac{\partial e_1}{\partial w_j} + e_2 \frac{\partial e_2}{\partial w_j} + \cdots + a_I \frac{\partial e_I}{\partial w_j} = 0 \quad (j=1, 2, \cdots, J)$$

$\cdots (4)$

【0074】そこで、まず、式(3)を、タップ係数 w_j で微分することにより、次式が成立する。

【0075】

【数5】

$$\frac{\partial e_1}{\partial w_1} = x_{11}, \frac{\partial e_1}{\partial w_2} = x_{12}, \cdots, \frac{\partial e_i}{\partial w_J} = x_{iJ}, (i=1, 2, \cdots, I)$$

$\cdots (5)$

【0076】式(4)および(5)より、式(6)が得られる。

【0077】

【数6】

$$\sum_{i=1}^I a_i x_{i1} = 0, \sum_{i=1}^I a_i x_{i2} = 0, \cdots, \sum_{i=1}^I a_i x_{iJ} = 0$$

$\cdots (6)$

【0078】さらに、式(3)の残差方程式における生徒データ x_{ij} 、タップ係数 w_j 、教師データ y_i 、および残差 e_i の関係を考慮すると、式(6)から、次のような正規方程式を得ることができる。

【0079】

【数7】

$$\begin{cases} \left(\sum_{i=1}^I x_{i1} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{i1} x_{i2} \right) w_2 + \cdots + \left(\sum_{i=1}^I x_{i1} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{i1} y_i \right) \\ \left(\sum_{i=1}^I x_{i2} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{i2} x_{i2} \right) w_2 + \cdots + \left(\sum_{i=1}^I x_{i2} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{i2} y_i \right) \\ \cdots \\ \left(\sum_{i=1}^I x_{iJ} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{iJ} x_{i2} \right) w_2 + \cdots + \left(\sum_{i=1}^I x_{iJ} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{iJ} y_i \right) \end{cases}$$

$\cdots (7)$

【0080】なお、式(7)に示した正規方程式は、行列(共分散行列) A およびベクトル v を、

【数8】

$$A = \begin{pmatrix} \sum_{i=1}^I x_{i1}x_{i1} & \sum_{i=1}^I x_{i1}x_{i2} & \cdots & \sum_{i=1}^I x_{i1}x_{iJ} \\ \sum_{i=1}^I x_{i2}x_{i1} & \sum_{i=1}^I x_{i2}x_{i2} & \cdots & \sum_{i=1}^I x_{i2}x_{iJ} \\ \vdots & \vdots & \ddots & \vdots \\ \sum_{i=1}^I x_{iJ}x_{i1} & \sum_{i=1}^I x_{iJ}x_{i2} & \cdots & \sum_{i=1}^I x_{iJ}x_{iJ} \end{pmatrix}$$

$$v = \begin{pmatrix} \sum_{i=1}^I x_{i1}y_i \\ \sum_{i=1}^I x_{i2}y_i \\ \vdots \\ \sum_{i=1}^I x_{iJ}y_i \end{pmatrix}$$

で定義するとともに、ベクトル W を、数1で示したように定義すると、式

$$AW = v \cdots (8)$$

で表すことができる。

【0081】式(7)における各正規方程式は、生徒データ x_{ij} および教師データ y_i のセットを、ある程度の数だけ用意することで、求めるべきタップ係数 w_j の数 J と同じ数だけたてることができ、従って、式(8)を、ベクトル W について解くことで(但し、式(8)を解くには、式(8)における行列 A が正則である必要がある)、最適なタップ係数(ここでは、自乗誤差を最小にするタップ係数) w_j を求めることができる。なお、式(8)を解くに当たっては、例えば、掃き出し法(Gauss-Jordanの消去法)などを用いることが可能である。

【0082】以上のようにして、最適なタップ係数 w_j を求めておき、さらに、そのタップ係数 w_j を用い、式(1)により、元の画素値 y に近い予測値 $E[y]$ を求めるのが適応処理である。

【0083】なお、例えば、教師データとして、JPEG符号化する画像と同一画質の画像を用いるとともに、生徒データとして、その教師データをDCTおよび量子化して得られる量子化DCT係数を用いた場合、タップ係数としては、JPEG符号化された画像データを、元の画像データに復号するのに、予測誤差が、統計的に最小となるものが得られることになる。

【0084】従って、JPEG符号化を行う際の圧縮率を高くしても、即ち、量子化に用いる量子化ステップを粗くしても、適応処理によれば、予測誤差が、統計的に最小となる復号処理が施されることになり、実質的に、JPEG符号化された画像の復号処理と、その画質を向上させるための処理とが、同時に施されることになる。その結果、圧縮率を高くしても、復号画像の画質を維持

することができる。

【0085】また、例えば、教師データとして、JPEG符号化する画像よりも高画質の画像を用いるとともに、生徒データとして、その教師データの画質を、JPEG符号化する画像と同一画質に劣化させ、さらに、DCTおよび量子化して得られる量子化DCT係数を用いた場合、タップ係数としては、JPEG符号化された画像データを、高画質の画像データに復号するのに、予測誤差が、統計的に最小となるものが得られることになる。

【0086】従って、この場合、適応処理によれば、JPEG符号化された画像の復号処理と、その画質をより向上させるための処理とが、同時に施されることになる。なお、上述したことから、教師データまたは生徒データとなる画像の画質を変えることで、復号画像の画質を任意のレベルとするタップ係数を得ることができる。

【0087】また、上述の場合には、教師データとして画像データを用い、生徒データとして量子化DCT係数を用いるようにしたが、その他、例えば、教師データとしてDCT係数を用い、生徒データとして、そのDCT係数を量子化した量子化DCT係数を用いるようにすることも可能である。この場合、適応処理によれば、量子化DCT係数から、量子化誤差を低減(抑制)したDCT係数を予測するためのタップ係数が得られることになる。

【0088】図5は、以上のようなクラス分類適応処理により、量子化DCT係数を画素値に復号する、図3の係数変換回路32の第1の構成例を示している。

【0089】エントロピー復号回路31(図3)が出力するブロックごとの量子化DCT係数は、予測タップ抽出回路41およびクラスタップ抽出回路42に供給されるようになっている。

【0090】予測タップ抽出回路41は、そこに供給される量子化DCT係数のブロック(以下、適宜、DCTブロックという)に対応する画素値のブロック(この画素値のブロックは、現段階では存在しないが、仮想的に想定される)(以下、適宜、画素ブロックという)を、順次、注目画素ブロックとし、さらに、その注目画素ブロックを構成する各画素を、例えば、いわゆるラスタスキャン順に、順次、注目画素とする。さらに、予測タップ抽出回路41は、注目画素の画素値を予測するのに用いる量子化DCT係数を、パターンテーブル記憶部46のパターンテーブルを参照することで抽出し、予測タップとする。

【0091】即ち、パターンテーブル記憶部46は、注目画素についての予測タップとして抽出する量子化DCT係数の、注目画素に対する位置関係を表したパターン情報が登録されているパターンテーブルを記憶しており、予測タップ抽出回路41は、そのパターン情報に基づいて、量子化DCT係数を抽出し、注目画素について

の予測タップを構成する。

【0092】予測タップ抽出回路41は、 8×8 の64画素でなる画素ブロックを構成する各画素についての予測タップ、即ち、64画素それぞれについての64セットの予測タップを、上述のようにして構成し、積和演算回路45に供給する。

【0093】クラスタップ抽出回路42は、注目画素を、幾つかのクラスの中のいずれかに分類するためのクラス分類に用いる量子化DCT係数を抽出して、クラスタップとする。

【0094】なお、JPEG符号化では、画像が、画素ブロックごとに符号化(DCT処理および量子化)されることから、ある画素ブロックに属する画素は、例えば、すべて同一のクラスにクラス分類することとする。従って、クラスタップ抽出回路42は、ある画素ブロックの各画素については、同一のクラスタップを構成する。即ち、クラスタップ抽出回路42は、例えば、図6に示すように、注目画素が属する画素ブロックに対応するDCTブロックのすべての量子化DCT係数、即ち、 8×8 の64個の量子化DCT係数を、クラスタップとして抽出する。但し、クラスタップは、注目画素ごとに、異なる量子化DCT係数で構成することが可能である。

【0095】ここで、画素ブロックに属する各画素を、すべて同一のクラスにクラス分類するということは、その画素ブロックをクラス分類することと等価である。従って、クラスタップ抽出回路42には、注目画素ブロックを構成する64画素それぞれをクラス分類するための64セットのクラスタップではなく、注目画素ブロックをクラス分類するための1セットのクラスタップを構成させれば良く、このため、クラスタップ抽出回路42は、画素ブロックごとに、その画素ブロックをクラス分類するために、その画素ブロックに対応するDCTブロックの64個の量子化DCT係数を抽出して、クラスタップとするようになっている。

【0096】なお、クラスタップを構成する量子化DCT係数は、上述したパターンのもに限定されるものではない。

【0097】クラスタップ抽出回路42において得られる、注目画素ブロックのクラスタップは、クラス分類回路43に供給されるようになっており、クラス分類回路43は、クラスタップ抽出回路42からのクラスタップに基づき、注目画素ブロックをクラス分類し、その結果得られるクラスに対応するクラスコードを出力する。

【0098】ここで、クラス分類を行う方法としては、例えば、ADRC(Adaptive Dynamic Range Coding)等を採用することができる。

【0099】ADRCを用いる方法では、クラスタップを構成する量子化DCT係数が、ADRC処理され、その結果得られるADRCコードにしたがって、注目画素ブロックのク

ラスが決定される。

【0100】なお、KビットADRCにおいては、例えば、クラスタップを構成する量子化DCT係数の最大値MAXと最小値MINが検出され、 $DR = MAX - MIN$ を、集合の局所的なダイナミックレンジとし、このダイナミックレンジDRに基づいて、クラスタップを構成する量子化DCT係数がKビットに再量子化される。即ち、クラスタップを構成する量子化DCT係数の中から、最小値MINが減算され、その減算値が $DR/2^K$ で除算(量子化)される。そして、以上のようにして得られる、クラスタップを構成するKビットの各量子化DCT係数を、所定の順番で並べたビット列が、ADRCコードとして出力される。従って、クラスタップが、例えば、1ビットADRC処理された場合には、そのクラスタップを構成する各量子化DCT係数は、最小値MINが減算された後に、最大値MAXと最小値MINとの平均値で除算され、これにより、各量子化DCT係数が1ビットとされる(2値化される)。そして、その1ビットの量子化DCT係数を所定の順番で並べたビット列が、ADRCコードとして出力される。

【0101】なお、クラス分類回路43には、例えば、クラスタップを構成する量子化DCT係数のレベル分布のパターンを、そのままクラスコードとして出力させることも可能であるが、この場合、クラスタップが、N個の量子化DCT係数で構成され、各量子化DCT係数に、Kビットが割り当てられているとすると、クラス分類回路43が出力するクラスコードの場合の数は、 $(2^K)^N$ 通りとなり、量子化DCT係数のビット数Kに指数的に比例した膨大な数となる。

【0102】従って、クラス分類回路43においては、クラスタップの情報量を、上述のADRC処理や、あるいはベクトル量子化等によって圧縮してから、クラス分類を行うのが好ましい。

【0103】ところで、本実施の形態では、クラスタップは、上述したように、64個の量子化DCT係数で構成される。従って、例えば、仮に、クラスタップを1ビットADRC処理することにより、クラス分類を行うこととしても、クラスコードの場合の数は、 2^{64} 通りという大きな値となる。

【0104】そこで、本実施の形態では、クラス分類回路43において、クラスタップを構成する量子化DCT係数から、重要性の高い特徴量を抽出し、その特徴量に基づいてクラス分類を行うことで、クラス数を低減するようになっている。

【0105】即ち、図7は、図5のクラス分類回路43の構成例を示している。

【0106】クラスタップは、電力演算回路51に供給されるようになっており、電力演算回路51は、クラスタップを構成する量子化DCT係数を、幾つかの空間周波数帯域のものに分け、各周波数帯域の電力を演算する。

【0107】即ち、電力演算回路51は、クラスタップを構成する8×8個の量子化DCT係数を、例えば、図8に示すような4つの空間周波数帯域 S_0 、 S_1 、 S_2 、 S_3 に分割する。

【0108】ここで、クラスタップを構成する8×8個の量子化DCT係数それぞれを、アルファベット x に、図6に示したような、ラスタスキャン順に、0からのシーケンシャルな整数を付して表すこととすると、空間周波数帯域 S_0 は、4個の量子化DCT係数 x_0 、 x_1 、 x_8 、 x_9 から構成され、空間周波数帯域 S_1 は、12個の量子化DCT係数 x_2 、 x_3 、 x_4 、 x_5 、 x_6 、 x_7 、 x_{10} 、 x_{11} 、 x_{12} 、 x_{13} 、 x_{14} 、 x_{15} から構成される。また、空間周波数帯域 S_2 は、12個の量子化DCT係数 x_{16} 、 x_{17} 、 x_{24} 、 x_{25} 、 x_{32} 、 x_{33} 、 x_{40} 、 x_{41} 、 x_{48} 、 x_{49} 、 x_{56} 、 x_{57} から構成され、空間周波数帯域 S_3 は、36個の量子化DCT係数 x_{18} 、 x_{19} 、 x_{20} 、 x_{21} 、 x_{22} 、 x_{23} 、 x_{26} 、 x_{27} 、 x_{28} 、 x_{29} 、 x_{30} 、 x_{31} 、 x_{34} 、 x_{35} 、 x_{36} 、 x_{37} 、 x_{38} 、 x_{39} 、 x_{42} 、 x_{43} 、 x_{44} 、 x_{45} 、 x_{46} 、 x_{47} 、 x_{50} 、 x_{51} 、 x_{52} 、 x_{53} 、 x_{54} 、 x_{55} 、 x_{58} 、 x_{59} 、 x_{60} 、 x_{61} 、 x_{62} 、 x_{63} から構成される。

【0109】さらに、電力演算回路51は、空間周波数帯域 S_0 、 S_1 、 S_2 、 S_3 それぞれについて、量子化DCT係数のAC成分の電力 P_0 、 P_1 、 P_2 、 P_3 を演算し、クラスコード生成回路52に出力する。

【0110】即ち、電力演算回路51は、空間周波数帯域 S_0 については、上述の4個の量子化DCT係数 x_0 、 x_1 、 x_8 、 x_9 のうちのAC成分 x_1 、 x_8 、 x_9 の2乗和 $x_1^2 + x_8^2 + x_9^2$ を求め、これを、電力 P_0 として、クラスコード生成回路52に出力する。また、電力演算回路51は、空間周波数帯域 S_1 についての、上述の12個の量子化DCT係数のAC成分、即ち、12個すべての量子化DCT係数の2乗和を求め、これを、電力 P_1 として、クラスコード生成回路52に出力する。さらに、電力演算回路51は、空間周波数帯域 S_2 と S_3 についても、空間周波数帯域 S_1 における場合と同様にし、それぞれの電力 P_2 と P_3 を求め、クラスコード生成回路52に出力する。

【0111】クラスコード生成回路52は、電力演算回路51からの電力 P_0 、 P_1 、 P_2 、 P_3 を、閾値テーブル記憶部53に記憶された、対応する閾値 TH_0 、 TH_1 、 TH_2 、 TH_3 とそれぞれ比較し、それぞれの大小関係に基づいて、クラスコードを出力する。即ち、クラスコード生成回路52は、電力 P_0 と閾値 TH_0 とを比較し、その大小関係を表す1ビットのコードを得る。同様に、クラスコード生成回路52は、電力 P_1 と閾値 TH_1 、電力 P_2 と閾値 TH_2 、電力 P_3 と閾値 TH_3 を、それぞれ比較することにより、それぞれについて、1ビットのコードを得る。そして、クラスコード生成回路52は、以上のようにして得られる4つの1ビットのコー

ドを、例えば、所定の順番で並べることにより得られる4ビットのコード（従って、0乃至15のうちのいずれかの値）を、注目画素ブロックのクラスを表すクラスコードとして出力する。従って、本実施の形態では、注目画素ブロックは、 $2^4 (=16)$ 個のクラスのうちのいずれかにクラス分類されることになる。

【0112】閾値テーブル記憶部53は、空間周波数帯域 S_0 乃至 S_3 の電力 P_0 乃至 P_3 とそれぞれ比較する閾値 TH_0 乃至 TH_3 を記憶している。

【0113】なお、上述の場合には、クラス分類処理に、量子化DCT係数のDC成分 x_0 が用いられないが、このDC成分 x_0 をも用いてクラス分類処理を行うことも可能である。

【0114】図5に戻り、以上のようなクラス分類回路43が出力するクラスコードは、係数テーブル記憶部44およびパターンテーブル記憶部46に、アドレスとして与えられる。

【0115】係数テーブル記憶部44は、後述するようなタップ係数の学習処理が行われることにより得られるタップ係数が登録された係数テーブルを記憶しており、クラス分類回路43が出力するクラスコードに対応するアドレスに記憶されているタップ係数を積和演算回路45に出力する。

【0116】ここで、本実施の形態では、画素ブロックがクラス分類されるから、注目画素ブロックについて、1つのクラスコードが得られる。一方、画素ブロックは、本実施の形態では、8×8画素の64画素で構成されるから、注目画素ブロックについて、それを構成する64画素それぞれを復号するための64セットのタップ係数が必要である。従って、係数テーブル記憶部44には、1つのクラスコードに対応するアドレスに対して、64セットのタップ係数が記憶されている。

【0117】積和演算回路45は、予測タップ抽出回路41が出力する予測タップと、係数テーブル記憶部44が出力するタップ係数とを取得し、その予測タップとタップ係数とを用いて、式(1)に示した線形予測演算（積和演算）を行い、その結果得られる注目画素ブロックの8×8画素の画素値を、対応するDCTブロックの復号結果として、ブロック分解回路33（図3）に出力する。

【0118】ここで、予測タップ抽出回路41においては、上述したように、注目画素ブロックの各画素が、順次、注目画素とされるが、積和演算回路45は、注目画素ブロックの、注目画素となっている画素の位置に対応した動作モード（以下、適宜、画素位置モードという）となって、処理を行う。

【0119】即ち、例えば、注目画素ブロックの画素のうち、ラスタスキャン順で、 i 番目の画素を、 p_i と表し、画素 p_i が、注目画素となっている場合、積和演算回路45は、画素位置モード $\#i$ の処理を行う。

【0120】具体的には、上述したように、係数テーブル記憶部44は、注目画素ブロックを構成する64画素それぞれを復号するための64セットのタップ係数を出力するが、そのうちの画素 p_i を復号するためのタップ係数のセットを W_i と表すと、積和演算回路45は、動作モードが、画素位置モード# i のときには、予測タップと、64セットのタップ係数のうちのセット W_i とを用いて、式(1)の積和演算を行い、その積和演算結果を、画素 p_i の復号結果とする。

【0121】パターンテーブル記憶部46は、後述するような量子化DCT係数の抽出パターンを表すパターン情報の学習処理が行われることにより得られるパターン情報が登録されたパターンテーブルを記憶しており、クラス分類回路43が出力するクラスコードに対応するアドレスに記憶されているパターン情報を、予測タップ抽出回路41に出力する。

【0122】ここで、パターンテーブル記憶部46においても、係数テーブル記憶部44について説明したのと同様の理由から、1つのクラスコードに対応するアドレスに対して、64セットのパターン情報(各画素位置モードごとのパターン情報)が記憶されている。

【0123】次に、図9のフローチャートを参照して、図5の係数変換回路32の処理について説明する。

【0124】エントロピー復号回路31が出力するブロックごとの量子化DCT係数は、予測タップ抽出回路41およびクラスタップ抽出回路42において順次受信され、予測タップ抽出回路41は、そこに供給される量子化DCT係数のブロック(DCTブロック)に対応する画素ブロックを、順次、注目画素ブロックとする。

【0125】そして、クラスタップ抽出回路42は、ステップS11において、そこで受信した量子化DCT係数の中から、注目画素ブロックをクラス分類するのに用いるものを抽出して、クラスタップを構成し、クラス分類回路43に供給する。

【0126】クラス分類回路43は、ステップS12において、クラスタップ抽出回路42からのクラスタップを用いて、注目画素ブロックをクラス分類し、その結果得られるクラスコードを、係数テーブル記憶部44およびパターンテーブル記憶部46に出力する。

【0127】即ち、ステップS12では、図10のフローチャートに示すように、まず最初に、ステップS21において、クラス分類回路43(図7)の電力演算回路51が、クラスタップを構成する 8×8 個の量子化DCT係数を、図8に示した4つの空間周波数帯域 S_0 乃至 S_3 に分割し、それぞれの電力 P_0 乃至 P_3 を演算する。この電力 P_0 乃至 P_3 は、電力演算回路51からクラスコード生成回路52に出力される。

【0128】クラスコード生成回路52は、ステップS22において、閾値テーブル記憶部53から閾値 TH_0 乃至 TH_3 を読み出し、電力演算回路51からの電力 P_0 乃至 P_3 それぞれと、閾値 TH_0 乃至 TH_3 それぞれとを比較し、それぞれの大小関係に基づいたクラスコードを生成して、リターンする。

【0129】図9に戻り、ステップS12において以上のようにして得られるクラスコードは、クラス分類回路43から係数テーブル記憶部44およびパターンテーブル記憶部46に対して、アドレスとして与えられる。

【0130】係数テーブル記憶部44は、クラス分類回路43からのアドレスとしてのクラスコードを受信すると、ステップS13において、そのアドレスに記憶されている64セットのタップ係数を読み出し、積和演算回路45に出力する。また、パターンテーブル記憶部46も、クラス分類回路43からのアドレスとしてのクラスコードを受信すると、ステップS13において、そのアドレスに記憶されている64セットのパターン情報を読み出し、予測タップ抽出回路41に出力する。

【0131】そして、ステップS14に進み、予測タップ抽出回路41は、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、注目画素として、その注目画素の画素位置モードに対応するパターン情報にしたがって、その注目画素の画素値を予測するのに用いる量子化DCT係数を抽出し、予測タップとして構成する。この予測タップは、予測タップ抽出回路41から積和演算回路45に供給される。

【0132】積和演算回路45は、ステップS15において、ステップS13で係数テーブル記憶部44が出力する64セットのタップ係数のうち、注目画素に対する画素位置モードに対応するタップ係数のセットを取得し、そのタップ係数のセットと、ステップS14で予測タップ抽出回路41から供給された予測タップとを用いて、式(1)に示した積和演算を行い、注目画素の画素値の復号値を得る。

【0133】そして、ステップS16に進み、予測タップ抽出回路41は、注目画素ブロックのすべての画素を、注目画素として処理を行ったかどうかを判定する。ステップS16において、注目画素ブロックのすべての画素を、注目画素として、まだ処理を行っていないと判定された場合、ステップS14に戻り、予測タップ抽出回路41は、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、新たに注目画素として、以下、同様の処理を繰り返す。

【0134】また、ステップS16において、注目画素ブロックのすべての画素を、注目画素として処理を行ったと判定された場合、即ち、注目画素ブロックのすべての画素の復号値が得られた場合、積和演算回路45は、その復号値で構成される画素ブロック(復号ブロック)を、ブロック分解回路33(図3)に出力し、処理を終了する。

【0135】なお、図9のフローチャートにしたがった処理は、予測タップ抽出回路41が、新たな注目画素ブ

ロックを設定するごとに繰り返し行われる。

【0136】次に、図11は、図5の係数テーブル記憶部44に記憶させるタップ係数の学習処理を行うタップ係数学習装置の一実施の形態の構成例を示している。

【0137】ブロック化回路61には、1枚以上の学習用の画像データが、学習時の教師となる教師データとして供給されるようになっており、ブロック化回路61は、教師データとしての画像を、J P E G符号化における場合と同様に、8×8画素の画素ブロックにブロック化する。

【0138】D C T回路62は、ブロック化回路61がブロック化した画素ブロックを、順次、注目画素ブロックとして読み出し、その注目画素ブロックを、D C T処理することで、D C T係数のブロックとする。このD C T係数のブロックは、量子化回路63に供給される。

【0139】量子化回路63は、D C T回路62からのD C T係数のブロックを、J P E G符号化に用いられるのと同じ量子化テーブルにしたがって量子化し、その結果得られる量子化D C T係数のブロック（D C Tブロック）を、予測タップ抽出回路64およびクラスタップ抽出回路65に順次供給する。

【0140】予測タップ抽出回路64は、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、注目画素として、その注目画素について、パターンテーブル記憶部70から読み出されるパターン情報を参照することにより、図5の予測タップ抽出回路41が構成するのと同じ予測タップを、量子化回路63の出力から、必要な量子化D C T係数を抽出することで構成する。この予測タップは、学習時の生徒となる生徒データとして、予測タップ抽出回路64から正規方程式加算回路67に供給される。

【0141】クラスタップ抽出回路65は、注目画素ブロックについて、図5のクラスタップ抽出回路42が構成するのと同じクラスタップを、量子化回路63の出力から、必要な量子化D C T係数を抽出することで構成する。このクラスタップは、クラスタップ抽出回路65からクラス分類回路66に供給される。

【0142】クラス分類回路66は、クラスタップ抽出回路65からのクラスタップを用いて、図5のクラス分類回路43と同一の処理を行うことで、注目画素ブロックをクラス分類し、その結果得られるクラスコードを、正規方程式加算回路67およびパターンテーブル記憶部70に供給する。

【0143】正規方程式加算回路67は、ブロック化回路61から、教師データとしての注目画素（の画素値）を読み出し、予測タップ構成回路64からの生徒データとしての予測タップ（を構成する量子化D C T係数）、および注目画素を対象とした足し込みを行う。

【0144】即ち、正規方程式加算回路67は、クラス分類回路66から供給されるクラスコードに対応するク

ラスごとに、予測タップ（生徒データ）を用い、式（8）の行列Aにおける各コンポーネントとなっている、生徒データどうしの乗算（ $x_{in} x_{in}$ ）と、サメーション（ Σ ）に相当する演算を行う。

【0145】さらに、正規方程式加算回路67は、やはり、クラス分類回路66から供給されるクラスコードに対応するクラスごとに、予測タップ（生徒データ）および注目画素（教師データ）を用い、式（8）のベクトルvにおける各コンポーネントとなっている、生徒データと教師データの乗算（ $x_{in} y_i$ ）と、サメーション（ Σ ）に相当する演算を行う。

【0146】なお、正規方程式加算回路67における、上述のような足し込みは、各クラスについて、注目画素に対する画素位置モードごとに行われる。

【0147】正規方程式加算回路67は、以上の足し込みを、ブロック化回路61に供給された教師画像を構成する画素すべてを注目画素として行い、これにより、各クラスについて、画素位置モードごとに、式（8）に示した正規方程式がたてられる。

【0148】タップ係数決定回路68は、正規方程式加算回路67においてクラスごとに（かつ、画素位置モードごとに）生成された正規方程式を解くことにより、クラスごとに、64セットのタップ係数を求め、係数テーブル記憶部69の、各クラスに対応するアドレスに供給する。

【0149】なお、学習用の画像として用意する画像の枚数や、その画像の内容等によっては、正規方程式加算回路67において、タップ係数を求めるのに必要な数の正規方程式が得られないクラスが生じる場合があり得るが、タップ係数決定回路68は、そのようなクラスについては、例えば、デフォルトのタップ係数を出力する。

【0150】係数テーブル記憶部69は、タップ係数決定回路68から供給されるクラスごとの64セットのタップ係数を記憶する。

【0151】パターンテーブル記憶部70は、図5のパターンテーブル記憶部46が記憶しているのと同じパターンテーブルを記憶しており、クラス分類回路66からのクラスコードに対応するアドレスに記憶されている64セットのパターン情報を読み出し、予測タップ抽出回路64に供給する。

【0152】次に、図12のフローチャートを参照して、図11のタップ係数学習装置の処理（学習処理）について説明する。

【0153】ブロック化回路61には、学習用の画像データが、教師データとして供給され、ブロック化回路61は、ステップS31において、教師データとしての画像データを、J P E G符号化における場合と同様に、8×8画素の画素ブロックにブロック化して、ステップS32に進む。ステップS32では、D C T回路62が、ブロック化回路61がブロック化した画素ブロックを、

順次読み出し、その注目画素ブロックを、DCT処理することで、DCT係数のブロックとし、ステップS33に進む。ステップS33では、量子化回路63が、DCT回路62において得られたDCT係数のブロックを順次読み出し、JPEG符号化に用いられるのと同じの量子化テーブルにしたがって量子化して、量子化DCT係数で構成されるブロック（DCTブロック）とする。

【0154】そして、ステップS34に進み、クラスタップ抽出回路65は、ブロック化回路61でブロック化された画素ブロックのうち、まだ注目画素ブロックとされていないものを、注目画素ブロックとする。さらに、クラスタップ抽出回路65は、注目画素ブロックをクラス分類するのに用いる量子化DCT係数を、量子化回路63で得られたDCTブロックから抽出して、クラスタップを構成し、クラス分類回路66に供給する。クラス分類回路66は、ステップS35において、図10のフローチャートで説明した場合と同様に、クラスタップ抽出回路65からのクラスタップを用いて、注目画素ブロックをクラス分類し、その結果得られるクラスコードを、正規方程式加算回路67およびパターンテーブル記憶部70に供給して、ステップS36に進む。

【0155】これにより、パターンテーブル記憶部70は、クラス分類回路66からのクラスコードに対応するアドレスに記憶された64セットのパターン情報を読み出し、予測タップ抽出回路64に供給する。

【0156】ステップS36では、予測タップ抽出回路64が、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、注目画素として、パターンテーブル記憶部70からの64セットのパターン情報のうちの、注目画素の画素位置モードに対応するものにしながら、図5の予測タップ抽出回路41が構成するのと同じの予測タップを、量子化回路63の出力から必要な量子化DCT係数を抽出することで構成する。そして、予測タップ抽出回路64は、注目画素についての予測タップを、生徒データとして、正規方程式加算回路67に供給し、ステップS37に進む。

【0157】ステップS37では、正規方程式加算回路67は、ブロック化回路61から、教師データとしての注目画素を読み出し、生徒データとしての予測タップ（を構成する量子化DCT係数）、および教師データとしての注目画素を対象として、式（8）の行列Aとベクトルvの、上述したような足し込みを行う。なお、この足し込みは、クラス分類回路66からのクラスコードに対応するクラスごとに、かつ注目画素に対する画素位置モードごとに行われる。

【0158】そして、ステップS38に進み、予測タップ抽出回路64は、注目画素ブロックのすべての画素を、注目画素として、足し込みを行ったかどうかを判定する。ステップS38において、注目画素ブロックのすべての画素を、注目画素として、まだ足し込みを行って

いないと判定された場合、ステップS36に戻り、予測タップ抽出回路64は、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、新たに注目画素として、以下、同様の処理を繰り返す。

【0159】また、ステップS38において、注目画素ブロックのすべての画素を、注目画素として、足し込みを行ったと判定された場合、ステップS39に進み、ブロック化回路61は、教師データとしての画像から得られたすべての画素ブロックを、注目画素ブロックとして処理を行ったかどうかを判定する。ステップS39において、教師データとしての画像から得られたすべての画素ブロックを、注目画素ブロックとして、まだ処理を行っていないと判定された場合、ステップS34に戻り、ブロック化回路61でブロック化された画素ブロックのうち、まだ注目画素ブロックとされていないものが、新たに注目画素ブロックとされ、以下、同様の処理が繰り返される。

【0160】一方、ステップS39において、教師データとしての画像から得られたすべての画素ブロックを、注目画素ブロックとして処理を行ったと判定された場合、即ち、例えば、正規方程式加算回路67において、各クラスについて、画素位置モードごとの正規方程式が得られた場合、ステップS40に進み、タップ係数決定回路68は、各クラスの画素位置モードごとに生成された正規方程式を解くことにより、各クラスごとに、そのクラスの64の画素位置モードそれぞれに対応する64セットのタップ係数を求め、係数テーブル記憶部69の、各クラスに対応するアドレスに供給して記憶させ、処理を終了する。

【0161】以上のようにして、係数テーブル記憶部69に記憶された各クラスごとのタップ係数が、図5の係数テーブル記憶部44に記憶されている。

【0162】従って、係数テーブル記憶部44に記憶されたタップ係数は、線形予測演算を行うことにより得られる元の画素値の予測値の予測誤差（ここでは、自乗誤差）が、統計的に最小になるように学習を行うことにより求められたものであり、その結果、図5の係数変換回路32によれば、JPEG符号化された画像を、元の画像に限りなく近い画像に復号することができる。

【0163】また、上述したように、JPEG符号化された画像の復号処理と、その画質を向上させるための処理とが、同時に施されることとなるので、JPEG符号化された画像から、効率的に、画質の良い復号画像を得ることができる。

【0164】次に、図13は、図5のパターンテーブル記憶部46および図11のパターンテーブル記憶部70に記憶させるパターン情報の学習処理を行うパターン学習装置の一実施の形態の構成例を示している。

【0165】ブロック化回路151には、1枚以上の学

習用の画像データが供給されるようになっており、ブロック化回路151は、学習用の画像を、J P E G符号化における場合と同様に、8×8画素の画素ブロックにブロック化する。なお、ブロック化回路151に供給する学習用の画像データは、図11のタップ係数学習装置のブロック化回路61に供給される学習用の画像データと同一のものであっても良いし、異なるものであっても良い。

【0166】D C T回路152は、ブロック化回路151がブロック化した画素ブロックを、順次読み出し、その画素ブロックを、D C T処理することで、D C T係数のブロックとする。このD C T係数のブロックは、量子化回路153に供給される。

【0167】量子化回路153は、D C T回路152からのD C T係数のブロックを、J P E G符号化に用いられるのと同じ量子化テーブルにしたがって量子化し、その結果得られる量子化D C T係数のブロック (D C Tブロック) を、加算回路154およびクラスタップ抽出回路155およびに順次供給する。

【0168】加算回路154は、ブロック化回路151において得られた画素ブロックを、順次、注目画素ブロックとし、その注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、注目画素として、クラス分類回路156が出力する注目画素のクラスコードごとに、その注目画素と、量子化回路153が出力する量子化D C T係数との間の相関値 (相互相関値) を求めるための加算演算を行う。

【0169】即ち、パターン情報の学習処理では、例えば、図14 (A) に示すように、注目画素が属する注目

$$R_{A(x,y)B(s,t)} = \sum (A(x,y) - A'(x,y)) (B(s,t) - B'(s,t)) / (\sqrt{\sum (A(x,y) - A'(x,y))^2} \sqrt{\sum (B(s,t) - B'(s,t))^2}) \quad \dots (9)$$

但し、式 (9) において (後述する式 (10) 乃至 (12) においても同様) 、サメーション (Σ) は、学習用の画像から得られた画素ブロックすべてについての加算を表す。また、 $A'(x,y)$ は、学習用の画像から得られた画素ブロックの位置 (x, y) にある画素 (値) の平均値を、 $B'(s,t)$ は、学習用の画像から得られた画素ブ

$$A'(x,y) = (\Sigma A(x,y)) / N \\ B'(s,t) = (\Sigma B(s,t)) / N$$

【0174】式 (10) を式 (9) に代入すると、次式が導かれる。

$$R_{A(x,y)B(s,t)} = N \Sigma (A(x,y)B(s,t)) - (\Sigma A(x,y)) (\Sigma B(s,t)) / (\sqrt{N \Sigma A(x,y)^2 - (\Sigma A(x,y))^2} \sqrt{N \Sigma B(s,t)^2 - (\Sigma B(s,t))^2}) \quad \dots (11)$$

【0176】式 (11) より、相関値 $R_{A(x,y)B(s,t)}$ を $\Sigma A(x,y)$, $\Sigma B(s,t)$, $\Sigma A(x,y)^2$, $\Sigma B(s,t)^2$, $\Sigma (A(x,y)B(s,t))$

の合計5式の加算演算を行う必要があり、加算回路15

画素ブロックに対応するD C Tブロックを中心とする3×3個のD C Tブロックの各位置にある量子化D C T係数それぞれと、注目画素とを対応させることを、図14 (B) に示すように、学習用の画像から得られる画素ブロックすべてについて行うことで、画素ブロックの各位置にある画素それぞれと、画素ブロックに対応するD C Tブロックを中心とする3×3個のD C Tブロックの各位置にある量子化D C T係数それぞれとの間の相関値を演算し、画素ブロックの各位置にある画素それぞれについて、例えば、図14 (C) において■印で示すように、その画素との相関値が大きい位置関係にある量子化D C T係数の位置パターンを、パターン情報とすることになっている。即ち、図14 (C) は、画素ブロックの左から3番目で、上から1番目の画素との相関が大きい位置関係にある量子化D C T係数の位置パターンを、■印で表しており、このような位置パターンが、パターン情報とされる。

【0170】ここで、画素ブロックの左から $x+1$ 番目で、上から $y+1$ 番目の画素を、 $A(x,y)$ と表すとともに (本実施の形態では、 x, y は、0乃至7 ($=8-1$) の範囲の整数) 、その画素が属する画素ブロックに対応するD C Tブロックを中心とする3×3個のD C Tブロックの左から $s+1$ 番目で、上から $t+1$ 番目の量子化D C T係数を $B(s,t)$ と表すと (本実施の形態では、 s, t は、0乃至23 ($=8 \times 3 - 1$) の範囲の整数) 、画素 $A(x,y)$ と、その画素 $A(x,y)$ に対して所定の位置関係にある量子化D C T係数 $B(s,t)$ との相互相関値 $R_{A(x,y)B(s,t)}$ は、次式で表される。

【0171】

ックに対する3×3個のD C Tブロックの位置 (s, t) にある量子化D C T係数の平均値をそれぞれ表す。

【0172】従って、学習用の画像から得られた画素ブロックの総数を N と表すと、平均値 $A'(x,y)$ および $B'(s,t)$ は、次式のように表すことができる。

【0173】

【0175】

求めるには、

$$\Sigma A(x,y), \Sigma B(s,t), \Sigma A(x,y)^2, \Sigma B(s,t)^2, \Sigma (A(x,y)B(s,t)) \quad \dots (12)$$

4は、この5式の加算演算を行う。

【0177】なお、ここでは、説明を簡単にするために、クラスを考慮しなかったが、図13のパターン学習装置では、加算回路154は、式(12)の5式の加算演算を、クラス分類回路156から供給されるクラスコードごとに分けて行う。従って、上述の場合には、サメーション(Σ)は、学習用の画像から得られた画素ブロックすべてについての加算を表すこととしたが、クラスを考慮する場合には、式(12)のサメーション(Σ)は、学習用の画像から得られた画素ブロックうち、各クラスに属するものについての加算を表すことになる。

【0178】図13に戻り、加算回路154は、学習用の画像について、クラスごとに、画素ブロックの各位置にある画素と、その画素ブロックに対応するDCTブロックを中心とする3×3個のDCTブロックの各位置にある量子化DCT係数との相関値を演算するための式(12)に示した加算演算結果を得ると、その加算演算結果を、相関係数算出回路157に出力する。

【0179】クラスタップ抽出回路155は、注目画素ブロックについて、図5のクラスタップ抽出回路42が構成するのと同一のクラスタップを、量子化回路153の出力から、必要な量子化DCT係数を抽出することで構成する。このクラスタップは、クラスタップ抽出回路155からクラス分類回路156に供給される。

【0180】クラス分類回路156は、クラスタップ抽出回路155からのクラスタップを用いて、図5のクラス分類回路43と同一の処理を行うことで、注目画素ブロックをクラス分類し、その結果得られるクラスコードを、加算回路154に供給する。

【0181】相関係数算出回路157は、加算回路154の出力を用いて、式(11)にしたがい、クラスごとに、画素ブロックの各位置にある画素と、その画素ブロックに対応するDCTブロックを中心とする3×3個のDCTブロックの各位置にある量子化DCT係数との相関値を演算し、パターン選択回路158に供給する。

【0182】パターン選択回路158は、相関係数算出回路157からの相関値に基づいて、画素ブロックの各位置にある8×8の画素それぞれとの相関値が大きい位置関係にあるDCT係数の位置を、クラスごとに認識する。即ち、パターン選択回路158は、例えば、画素ブロックの各位置にある画素との相関値(の絶対値)が所定の閾値以上となっているDCT係数の位置を、クラスごとに認識する。あるいは、また、パターン選択回路158は、例えば、画素ブロックの各位置にある画素との相関値が所定の順位以上であるDCT係数の位置を、クラスごとに認識する。そして、パターン選択回路158は、クラスごとに認識した、8×8画素それぞれについての(画素位置モードごとの)64セットのDCT係数の位置パターンを、パターン情報として、パターンテーブル記憶部159に供給する。

【0183】なお、パターン選択回路158において、

画素ブロックの各位置にある画素との相関値が所定の順位以上であるDCT係数の位置を認識するようにした場合には、その認識されるDCT係数の位置の数は固定

(所定の順位に相当する値)となるが、画素ブロックの各位置にある画素との相関値が所定の閾値以上となっているDCT係数の位置を認識するようにした場合には、その認識されるDCT係数の位置の数は、可変になる。

【0184】パターンテーブル記憶部159は、パターン選択回路158が出力するパターン情報を記憶する。

【0185】次に、図15のフローチャートを参照して、図13のパターン学習装置の処理(学習処理)について説明する。

【0186】ブロック化回路151には、学習用の画像データが供給され、ブロック化回路61は、ステップS51において、その学習用の画像データを、JPEG符号化における場合と同様に、8×8画素の画素ブロックにブロック化して、ステップS52に進む。ステップS52では、DCT回路152が、ブロック化回路151がブロック化した画素ブロックを、順次読み出し、その画素ブロックを、DCT処理することで、DCT係数のブロックとし、ステップS53に進む。ステップS53では、量子化回路153が、DCT回路152において得られたDCT係数のブロックを順次読み出し、JPEG符号化に用いられるのと同一の量子化テーブルにしたがって量子化して、量子化DCT係数で構成されるブロック(DCTブロック)とする。

【0187】そして、ステップS54に進み、加算回路154は、ブロック化回路151でブロック化された画素ブロックのうち、まだ注目画素ブロックとされていないものを、注目画素ブロックとする。さらに、ステップS54では、クラスタップ抽出回路155は、注目画素ブロックをクラス分類するのに用いる量子化DCT係数を、量子化回路63で得られたDCTブロックから抽出して、クラスタップを構成し、クラス分類回路156に供給する。クラス分類回路156は、ステップS55において、図10のフローチャートで説明した場合と同様に、クラスタップ抽出回路155からのクラスタップを用いて、注目画素ブロックをクラス分類し、その結果得られるクラスコードを、加算回路154に供給して、ステップS56に進む。

【0188】ステップS56では、加算回路154が、注目画素ブロックの画素のうち、ラスタスキャン順で、まだ、注目画素とされていない画素を、注目画素として、その注目画素の位置(画素位置モード)ごとに、かつ、クラス分類回路156から供給されるクラスコードごとに、式(12)に示した加算演算を、ブロック化回路151でブロック化された学習用の画像と、量子化回路153が出力する量子化DCT係数を用いて行い、ステップS57に進む。

【0189】ステップS57では、加算回路154は、

注目画素ブロックのすべての画素を、注目画素として、加算演算を行ったかどうかを判定する。ステップS57において、注目画素ブロックのすべての画素を、注目画素として、まだ加算演算を行っていないと判定された場合、ステップS56に戻り、加算回路154は、注目画素ブロックの画素のうち、ラスラスキャン順で、まだ、注目画素とされていない画素を、新たに注目画素として、以下、同様の処理を繰り返す。

【0190】また、ステップS57において、注目画素ブロックのすべての画素を、注目画素として、加算演算を行ったと判定された場合、ステップS58に進み、加算回路154は、学習用の画像から得られたすべての画素ブロックを、注目画素ブロックとして処理を行ったかどうかを判定する。ステップS58において、教師用の画像から得られたすべての画素ブロックを、注目画素ブロックとして、まだ処理を行っていないと判定された場合、ステップS54に戻り、ブロック化回路151でブロック化された画素ブロックのうち、まだ注目画素ブロックとされていないものが、新たに注目画素ブロックとされ、以下、同様の処理が繰り返される。

【0191】一方、ステップS58において、学習用の画像から得られたすべての画素ブロックを、注目画素ブロックとして処理を行ったと判定された場合、ステップS59に進み、相関係数算出回路157は、加算回路154における加算演算結果を用いて、式(11)にしたがい、クラスごとに、画素ブロックの各位置にある画素と、画素ブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロックの各位置にある量子化DCT係数との相関値を演算し、パターン選択回路158に供給する。

【0192】パターン選択回路158は、ステップS60において、相関係数算出回路157からの相関値に基づいて、画素ブロックの各位置にある 8×8 の画素それぞれとの相関値が大きい位置関係にあるDCT係数の位置を、クラスごとに認識し、そのクラスごとに認識した 8×8 画素それぞれについての64セットのDCT係数の位置パターンを、パターン情報として、パターンテーブル記憶部159に供給して記憶させ、処理を終了する。

【0193】以上のようにして、パターンテーブル記憶部159に記憶された各クラスごとの64セットのパターン情報が、図5のパターンテーブル記憶部46および図11のパターンテーブル記憶部70に記憶されている。

【0194】従って、図5の係数変換回路32では、注目画素について、それとの相関が大きい位置にある量子化DCT係数が、予測タップとして抽出され、そのような予測タップを用いて、量子化DCT係数が、元の画素値に復号されるため、例えば、予測タップとする量子化DCT係数を、ランダムに抽出する場合に比較して、復

号画像の画質を向上させることが可能となる。

【0195】なお、JPEG符号化では、 8×8 画素の画素ブロック単位で、DCTおよび量子化が行われることにより、 8×8 の量子化DCT係数からなるDCTブロックが構成されるから、ある画素ブロックの画素を、クラス分類適応処理によって復号する場合には、その画素ブロックに対応するDCTブロックの量子化DCT係数を、予測タップとして用いることが考えられる。

【0196】しかしながら、画像においては、ある画素ブロックに注目した場合に、その画素ブロックの画素と、その周辺の画素ブロックの画素との間には、少なからず相関があるのが一般的である。従って、上述のように、ある画素ブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロック、即ち、ある画素ブロックに対応するDCTブロックだけでなく、それ以外のDCTブロックからも、注目画素との相関が大きい位置関係にある量子化DCT係数を抽出して、予測タップとして用いることによって、画素ブロックに対応するDCTブロックの量子化DCT係数だけを、予測タップとして用いる場合に比較して、復号画像の画質を向上させることが可能となる。

【0197】ここで、ある画素ブロックの画素と、その周辺の画素ブロックの画素との間に、少なからず相関があることからすれば、ある画素ブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロックの量子化DCT係数すべてを、予測タップとして用いることにより、画素ブロックに対応するDCTブロックの量子化DCT係数だけを、予測タップとして用いる場合に比較して、復号画像の画質を向上させることが可能である。

【0198】但し、ある画素ブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロックの量子化DCT係数すべてを、予測タップとすると、予測タップを構成する量子化DCT係数の数は576 ($= 8 \times 8 \times 3 \times 3$) となり、図5の積和演算回路45において行う必要のある積和演算の回数が多くなる。

【0199】そこで、その576の量子化DCT係数のうち、注目画素との相関が大きい位置関係にある量子化DCT係数を抽出して、予測タップとして用いることによって、図5の積和演算回路45における演算量の増加を抑えながら、復号画像の画質を向上させることが可能となる。

【0200】なお、上述の場合には、ある画素ブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロックの量子化DCT係数から、注目画素との相関が大きい位置関係にある量子化DCT係数を予測タップとして抽出するようにしたが、予測タップとする量子化DCT係数は、その他、ある画素ブロックに対応するDCTブロックを中心とする 5×5 個等のDCTブロックの量子化DCT係数から抽出するようにしても良い。即

ち、どのような範囲のDCTブロックから、予測タップとする量子化DCT係数を抽出するかは、特に限定されるものではない。

【0201】また、あるDCTブロックの量子化DCT係数は、対応する画素ブロックの画素から得られたものであるから、注目画素について予測タップを構成するにあたっては、その注目画素の画素ブロックに対応するDCTブロックの量子化DCT係数は、すべて、予測タップとするのが望ましいと考えられる。

【0202】そこで、図13のパターン選択回路158には、画素ブロックに対応するDCTブロックの量子化DCT係数は、必ず、予測タップとして抽出されるようなパターン情報を生成させるようにすることができる。この場合、パターン選択回路158では、画素ブロックに対応するDCTブロックの周囲に隣接する8個のDCTブロックから、相関値の大きい量子化DCT係数が選択され、その量子化DCT係数の位置のパターンと、画素ブロックに対応するDCTブロックの量子化DCT係数すべての位置のパターンとを合わせたものが、最終的な、パターン情報とされることになる。

【0203】次に、図16は、図3の係数変換回路32の第2の構成例を示している。なお、図中、図5における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図16の係数変換回路32は、逆量子化回路71が新たに設けられている他は、基本的に、図5における場合と同様に構成されている。

【0204】図16の実施の形態において、逆量子化回路71には、エントロピー復号回路31（図3）において符号化データをエントロピー復号することにより得られるブロックごとの量子化DCT係数が供給される。

【0205】なお、エントロピー復号回路31においては、上述したように、符号化データから、量子化DCT係数の他、量子化テーブルも得られるが、図16の実施の形態では、この量子化テーブルも、エントロピー復号回路31から逆量子化回路71に供給されるようになっている。

【0206】逆量子化回路71は、エントロピー復号回路31からの量子化DCT係数を、同じくエントロピー復号回路31からの量子化テーブルにしたがって逆量子化し、その結果得られるDCT係数を、予測タップ抽出回路41およびクラスタップ抽出回路42に供給する。

【0207】従って、予測タップ抽出回路41とクラスタップ抽出回路42では、量子化DCT係数ではなく、DCT係数を対象として、予測タップとクラスタップがそれぞれ構成され、以降も、DCT係数を対象として、図5における場合と同様の処理が行われる。

【0208】このように、図16の実施の形態では、量子化DCT係数ではなく、DCT係数を対象として処理が行われるため、係数テーブル記憶部44に記憶させる

タップ係数は、図5における場合と異なるものとする必要がある。

【0209】そこで、図17は、図16の係数テーブル記憶部44に記憶させるタップ係数の学習処理を行うタップ係数学習装置の一実施の形態の構成例を示している。なお、図中、図11における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図17のタップ係数学習装置は、量子化回路63の後段に、逆量子化回路81が新たに設けられている他は、図11における場合と基本的に同様に構成されている。

【0210】図17の実施の形態において、逆量子化回路81は、逆量子化回路63が出力する量子化DCT係数を、図16の逆量子化回路71と同様に逆量子化し、その結果得られるDCT係数を、予測タップ抽出回路64およびクラスタップ抽出回路65に供給する。

【0211】従って、予測タップ抽出回路64とクラスタップ抽出回路65では、量子化DCT係数ではなく、DCT係数を対象として、予測タップとクラスタップがそれぞれ構成され、以降も、DCT係数を対象として、図11における場合と同様の処理が行われる。

【0212】その結果、DCT係数が量子化され、さらに逆量子化されることにより生じる量子化誤差の影響を低減するタップ係数が得られることになる。

【0213】次に、図18は、図16のパターンテーブル記憶部46および図17のパターンテーブル記憶部70に記憶させるパターン情報の学習処理を行うパターン学習装置の一実施の形態の構成例を示している。なお、図中、図13における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図18のパターン学習装置は、量子化回路153の後段に、逆量子化回路91が新たに設けられている他は、図13における場合と基本的に同様に構成されている。

【0214】図18の実施の形態において、逆量子化回路91は、逆量子化回路153が出力する量子化DCT係数を、図16の逆量子化回路71や、図17の逆量子化回路81と同様に逆量子化し、その結果得られるDCT係数を、加算回路154およびクラスタップ抽出回路155に供給する。

【0215】従って、加算回路154とクラスタップ抽出回路155では、量子化DCT係数ではなく、DCT係数を対象として処理が行われる。即ち、加算回路154は、上述の加算演算を、量子化回路153が出力する量子化DCT係数に替えて、逆量子化回路91が出力するDCT係数を用いて行い、クラスタップ抽出回路155も、量子化回路153が出力する量子化DCT係数に替えて、逆量子化回路91が出力するDCT係数を用いて、クラスタップを構成する。そして、以降は、図13における場合と同様の処理が行われることにより、パタ

ーン情報が求められる。

【0216】次に、図19は、図3の係数変換回路32の第3の構成例を示している。なお、図中、図5における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図19の係数変換回路32は、積和演算回路45の後段に、逆DCT回路101が新たに設けられている他は、基本的に、図5における場合と同様に構成されている。

【0217】逆DCT回路101は、積和演算回路45の出力を逆DCT処理することにより、画像に復号して出力する。従って、図19の実施の形態では、積和演算回路45は、予測タップ抽出回路41が出力する予測タップを構成する量子化DCT係数と、係数テーブル記憶部44に記憶されたタップ係数とを用いた積和演算を行うことにより、DCT係数を出力する。

【0218】このように、図19の実施の形態では、量子化DCT係数が、タップ係数との積和演算により、画素値に復号されるのではなく、DCT係数に変換され、さらに、そのDCT係数が、逆DCT回路101で逆DCTされることにより、画素値に復号される。従って、係数テーブル記憶部44に記憶させるタップ係数は、図5における場合と異なるものとする必要がある。

【0219】そこで、図20は、図19の係数テーブル記憶部44に記憶させるタップ係数の学習処理を行うタップ係数学習装置の一実施の形態の構成例を示している。なお、図中、図11における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図20のタップ係数学習装置は、正規方程式加算回路67に対し、教師データとして、学習用の画像の画素値ではなく、DCT回路62が出力する、学習用の画像をDCT処理したDCT係数が与えられるようになっている他は、図11における場合と同様に構成されている。

【0220】従って、図20の実施の形態では、正規方程式加算回路67が、DCT回路62が出力するDCT係数を教師データとするとともに、予測タップ構成回路64が出力する予測タップを構成する量子化DCT係数を生徒データとして、上述の足し込みを行う。そして、タップ係数決定回路68は、そのような足し込みにより得られる正規方程式を解くことにより、タップ係数を求める。その結果、図20のタップ係数学習装置では、量子化DCT係数を、量子化回路63における量子化による量子化誤差を低減（抑制）したDCT係数に変換するタップ係数が求められることになる。

【0221】図19の係数変換回路32では、積和演算回路45が、上述のようなタップ係数を用いて積和演算を行うため、その出力は、予測タップ抽出回路41が出力する量子化DCT係数を、その量子化誤差を低減したDCT係数に変換したものとなる。従って、そのようなDCT係数が、逆DCT回路101で逆DCTされるこ

とにより、量子化誤差の影響による画質の劣化を低減した復号画像が得られることになる。

【0222】次に、図21は、図19のパターンテーブル記憶部46および図20のパターンテーブル記憶部70に記憶させるパターン情報の学習処理を行うパターン学習装置の一実施の形態の構成例を示している。なお、図中、図13における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図21のパターン学習装置は、加算回路154に対し、ブロック化回路151が出力する学習用の画像の画素ではなく、DCT回路152が出力するDCT係数が供給されるようになっている他は、図13における場合と同様に構成されている。

【0223】図13の実施の形態では、予測タップを構成する量子化DCT係数とタップ係数とを用いた積和演算によって、画素を復号するために、画素との相関が大きい位置関係にある量子化DCT係数を求めて、その量子化DCT係数の位置パターンを、パターン情報としたが、図21の実施の形態では、予測タップを構成する量子化DCT係数とタップ係数とを用いた積和演算によって、量子化誤差を低減したDCT係数を得るために、DCT係数と相関が大きい位置関係にある量子化DCT係数を求めて、その量子化DCT係数の位置パターンを、パターン情報として求める必要がある。

【0224】そこで、図21の実施の形態では、加算回路154は、ブロック化回路151において得られた画素ブロックではなく、その画素ブロックを、DCT回路152でDCT処理したDCT係数のブロックを、順次、注目ブロックとし、その注目ブロックのDCT係数のうち、ラスタスキャン順で、まだ、注目DCT係数とされていないDCT係数を、注目DCT係数として、クラス分類回路156が出力する注目DCT係数のクラスコードごとに、その注目DCT係数と、量子化回路153が出力する量子化DCT係数との間の相関値（相互相関値）を求めるための加算演算を行う。

【0225】即ち、図21のパターン学習装置による学習処理では、例えば、図22（A）に示すように、注目DCT係数が属する注目ブロックに対応する、量子化DCT係数のDCTブロックを中心とする3×3個のDCTブロックの各位置にある量子化DCT係数それぞれと、注目DCT係数とを対応させることを、図22

（B）に示すように、学習用の画像から得られるDCT係数のブロックすべてについて行うことで、DCT係数のブロックの各位置にあるDCT係数それぞれと、そのブロックに対応するDCTブロックを中心とする3×3個のDCTブロックの各位置にある量子化DCT係数それぞれとの間の相関値を演算し、DCT係数のブロックの各位置にあるDCT係数それぞれについて、例えば、図22（C）において■印で示すように、そのDCT係数との相関値が大きい位置関係にある量子化DCT係数

の位置パターンを、パターン情報とするようになっている。即ち、図22(C)は、DCT係数のブロックの左から2番目で、上から1番目のDCT係数との相関が大きい位置関係にある量子化DCT係数の位置パターンを、■印で表しており、このような位置パターンが、パターン情報とされる。

【0226】ここで、DCT係数のブロックの左から $x+1$ 番目で、上から $y+1$ 番目の画素を、 $A(x,y)$ と表すとともに、そのDCT係数が属するブロックに対応するDCTブロックを中心とする 3×3 個のDCTブロックの左から $s+1$ 番目で、上から $t+1$ 番目の量子化DCT係数を $B(s,t)$ と表すと、DCT係数 $A(x,y)$ と、そのDCT係数 $A(x,y)$ に対して所定の位置関係にある量子化DCT係数 $B(s,t)$ との相互相関値 $R_{A(x,y)B(s,t)}$ は、上述の式(9)乃至(12)で説明した場合と同様に求めることができる。

【0227】図21に戻り、相関係数算出回路157は、上述のようにして、加算回路154が行う加算演算の結果を用いて、DCT係数と、量子化DCT係数との間の相関値を求める。そして、パターン選択回路158は、その相関値を大きくする位置関係にある量子化DCT係数の位置パターンを求め、パターン情報とする。

【0228】次に、図23は、図3の係数変換回路32の第4の構成例を示している。なお、図中、図5、図16、または図19における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図23の係数変換回路32は、図16における場合と同様に、逆量子化回路71が新たに設けられ、かつ、図19における場合と同様に、逆DCT回路101が新たに設けられている他は、図5における場合と同様に構成されている。

【0229】従って、図23の実施の形態では、予測タップ抽出回路41とクラスタップ抽出回路42では、量子化DCT係数ではなく、DCT係数を対象として、予測タップとクラスタップがそれぞれ構成される。さらに、図23の実施の形態では、積和演算回路45は、予測タップ抽出回路41が出力する予測タップを構成するDCT係数と、係数テーブル記憶部44に記憶されたタップ係数とを用いた積和演算を行うことにより、量子化誤差を低減したDCT係数を得て、逆DCT回路101に出力する。

【0230】次に、図24は、図23の係数テーブル記憶部44に記憶させるタップ係数の学習処理を行うタップ係数学習装置の一実施の形態の構成例を示している。なお、図中、図11、図17、または図20における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図24のタップ係数学習装置は、図17における場合と同様に、逆量子化回路81が新たに設けられ、さらに、図20における場合と同様に、正規方程式加算回路67に対

し、教師データとして、学習用の画像の画素値ではなく、DCT回路62が出力する、学習用の画像をDCT処理したDCT係数が与えられるようになっている他は、図11における場合と同様に構成されている。

【0231】従って、図24の実施の形態では、正規方程式加算回路67が、DCT回路62が出力するDCT係数を教師データとするとともに、予測タップ構成回路64が出力する予測タップを構成するDCT係数(量子化され、逆量子化されたもの)を生徒データとして、上述の足し込みを行う。そして、タップ係数決定回路68は、そのような足し込みにより得られる正規方程式を解くことにより、タップ係数を求める。その結果、図24のタップ係数学習装置では、量子化され、さらに逆量子化されたDCT係数を、その量子化および逆量子化による量子化誤差を低減したDCT係数に変換するタップ係数が求められることになる。

【0232】次に、図25は、図23のパターンテーブル記憶部46および図24のパターンテーブル記憶部70に記憶させるパターン情報の学習処理を行うパターン学習装置の一実施の形態の構成例を示している。なお、図中、図13、図18、または図21における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図25のパターン学習装置は、図18における場合と同様に、逆量子化回路91が新たに設けられているとともに、図21における場合と同様に、加算回路154に対し、ブロック化回路151が出力する学習用の画像の画素ではなく、DCT回路152が出力するDCT係数が供給されるようになっている他は、図13における場合と同様に構成されている。

【0233】従って、図25の実施の形態では、加算回路154は、ブロック化回路151において得られた画素ブロックではなく、その画素ブロックを、DCT回路152でDCT処理したDCT係数のブロックを、順次、注目ブロックとし、その注目ブロックのDCT係数のうち、ラスタスキャン順で、まだ、注目DCT係数とされていないDCT係数を、注目DCT係数として、クラス分類回路156が出力する注目DCT係数のクラスコードごとに、その注目DCT係数と、逆量子化回路91が出力する、量子化され、さらに逆量子化されたDCT係数との間の相関値(相互相関値)を求めるための加算演算を行う。そして、相関係数算出回路157は、加算回路154が行う加算演算の結果を用いて、DCT係数と、量子化されて逆量子化されたDCT係数との間の相関値を求め、パターン選択回路158は、その相関値を大きくする位置関係にある、量子化されて逆量子化されたDCT係数の位置パターンを求めて、パターン情報とする。

【0234】次に、図26は、図3の係数変換回路32の第5の構成例を示している。なお、図中、図5にお

る場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図26の係数変換回路32は、クラスタップ抽出回路42およびクラス分類回路43が設けられていない他は、基本的に、図5における場合と同様に構成されている。

【0235】従って、図26の実施の形態では、クラスという概念がないが、このことは、クラスが1つであるとも考えるから、係数テーブル記憶部44には、1クラスのタップ係数だけが記憶されており、これを用いて処理が行われる。

【0236】従って、図26の実施の形態では、係数テーブル記憶部44に記憶されているタップ係数は、図5における場合と異なるものとなっている。

【0237】そこで、図27は、図26の係数テーブル記憶部44に記憶させるタップ係数の学習処理を行うタップ係数学習装置の一実施の形態の構成例を示している。なお、図中、図11における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図27のタップ学習装置は、クラスタップ抽出回路65およびクラス分類回路66が設けられていない他は、図11における場合と基本的に同様に構成されている。

【0238】従って、図27のタップ係数学習装置では、正規方程式加算回路67において、上述の足し込みが、クラスには無関係に、画素位置モード別に行われる。そして、タップ係数決定回路68において、画素位置モードごとに生成された正規方程式を解くことにより、タップ係数が求められる。

【0239】次に、図26および図27の実施の形態では、上述したように、クラスが1つだけである（クラスがない）から、図26のパターンテーブル記憶部46および図27のパターンテーブル記憶部70には、1クラスのパターン情報だけが記憶されている。

【0240】そこで、図28は、図26のパターンテーブル記憶部46および図27のパターンテーブル記憶部70に記憶させるパターン情報の学習処理を行うパターン学習装置の一実施の形態の構成例を示している。なお、図中、図13における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図28のパターン学習装置は、クラスタップ抽出回路155およびクラス分類回路156が設けられていない他は、図13における場合と基本的に同様に構成されている。

【0241】従って、図28のパターン学習装置では、加算回路154において、上述の加算演算が、クラスには無関係に、画素位置モード別に行われる。そして、相関係数算出回路157においても、クラスは無関係に、画素位置モードごとに相関値が求められる。さらに、パターン選択回路158においても、相関係数算出回路157で得られた相関値に基づいて、クラスは無関係に、

画素位置モードごとにパターン情報が求められる。

【0242】なお、例えば、図5の実施の形態では、パターンテーブル記憶部46に、クラスごとのパターン情報を記憶させておき、クラス分類回路43が出力するクラスコードに対応するクラスのパターン情報を用いて、予測タップを構成するようにしたが、図5のパターンテーブル記憶部46には、図28のパターン学習装置で得られる1クラスのパターン情報を記憶させておき、そのパターン情報を用いて、クラスに無関係に、予測タップを構成するようにすることも可能である。

【0243】次に、上述した一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、汎用のコンピュータ等にインストールされる。

【0244】そこで、図29は、上述した一連の処理を実行するプログラムがインストールされるコンピュータの一実施の形態の構成例を示している。

【0245】プログラムは、コンピュータに内蔵されている記録媒体としてのハードディスク205やROM203に予め記録しておくことができる。

【0246】あるいはまた、プログラムは、フロッピー（登録商標）ディスク、CD-ROM(Compact Disc Read Only Memory)、MO(Magneto optical)ディスク、DVD(Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体211に、一時的あるいは永続的に格納（記録）しておくことができる。このようなリムーバブル記録媒体211は、いわゆるパッケージソフトウェアとして提供することができる。

【0247】なお、プログラムは、上述したようなリムーバブル記録媒体211からコンピュータにインストールする他、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN(Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラムを、通信部208で受信し、内蔵するハードディスク205にインストールすることができる。

【0248】コンピュータは、CPU(Central Processing Unit)202を内蔵している。CPU202には、バス201を介して、入出力インタフェース210が接続されており、CPU202は、入出力インタフェース210を介して、ユーザによって、キーボードや、マウス、マイク等で構成される入力部207が操作等されることにより指令が入力されると、それにしたがって、ROM(Read Only Memory)203に格納されているプログラムを実行する。あるいは、また、CPU202は、ハードディスク205に格納されているプログラム、衛星若しくはネットワークから転送され、通信部208で受信されてハードディスク205にインストールされたプログラム、ま

たはドライブ209に装着されたリムーバブル記録媒体211から読み出されてハードディスク205にインストールされたプログラムを、RAM(Random Access Memory)204にロードして実行する。これにより、CPU202は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行う。そして、CPU202は、その処理結果を、必要に応じて、例えば、入出力インタフェース210を介して、LCD(Liquid Crystal Display)やスピーカ等で構成される出力部206から出力、あるいは、通信部208から送信、さらには、ハードディスク205に記録等させる。

【0249】ここで、本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含むものである。

【0250】また、プログラムは、1のコンピュータにより処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

【0251】なお、本実施の形態では、画像データを対象としたが、本発明は、その他、例えば、音声データにも適用可能である。

【0252】さらに、本実施の形態では、静止画を圧縮符号化するJPEG符号化された画像を対象としたが、本発明は、動画を圧縮符号化する、例えば、MPEG符号化された画像を対象とすることも可能である。

【0253】また、本実施の形態では、少なくとも、DCT処理を行うJPEG符号化された符号化データの復号を行うようにしたが、本発明は、その他の直交変換または周波数変換によって、ブロック単位（ある所定の単位）で変換されたデータの復号や変換に適用可能である。即ち、本発明は、例えば、サブバンド符号化されたデータや、フーリエ変換されたデータ等を復号したり、それらの量子化誤差等を低減したデータに変換する場合にも適用可能である。

【0254】さらに、本実施の形態では、デコーダ22において、復号に用いるタップ係数を、あらかじめ記憶しておくようにしたが、タップ係数は、符号化データに含めて、デコーダ22に提供するようにすることが可能である。パターン情報についても、同様である。

【0255】また、本実施の形態では、タップ係数を用いた線形1次予測演算によって、復号や変換を行うようにしたが、復号および変換は、その他、2次以上の高次の予測演算によって行うことも可能である。

【0256】さらに、本実施の形態では、予測タップを、注目画素ブロックに対応するDCTブロックと、そ

の周辺のDCTブロックの量子化DCT係数から構成するようにしたが、クラスタップも同様に構成することが可能である。

【0257】

【発明の効果】本発明の第1のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、データブロックのうちの注目している注目データブロックのデータを復号するための予測演算に用いる変換データが、少なくとも、その注目データブロック以外のデータブロックに対応する変換ブロックから抽出され、予測タップとして出力される。そして、タップ係数および予測タップを用いて、所定の予測演算を行うことにより、変換データが、元のデータに復号される。従って、変換データを、効率的に復号することが可能となる。

【0258】本発明の第2のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、教師となる教師データを、少なくとも、直交変換または周波数変換することにより、生徒となる生徒データが生成され、教師ブロックのうちの注目している注目教師ブロックの教師データを復号するための予測演算に用いる生徒データが、少なくとも、その注目教師ブロック以外の教師ブロックに対応する生徒ブロックから抽出され、予測タップとして出力される。そして、タップ係数および予測タップを用いて予測演算を行うことにより得られる教師データの予測値の予測誤差が、統計的に最小になるように学習が行われ、タップ係数が求められる。従って、そのタップ係数を用いることにより、直交変換または周波数変換されたデータを、効率的に復号することが可能となる。

【0259】本発明の第3のデータ処理装置およびデータ処理方法、並びに記録媒体によれば、抽出パターンの学習用の第1データおよび第2データを用いて、所定の位置にある第2データに対して所定の位置関係にある第1データと、所定の位置にある第2データとの相関が、所定の位置関係ごとに求められ、その相関に基づいて、第2データを得るための予測演算に用いる予測タップとする第1データの抽出パターンが設定される。従って、その抽出パターンにしたがって抽出した第1データを用いて予測演算を行うことにより、例えば、第1データを、効率的に第2データに変換等することが可能となる。

【図面の簡単な説明】

【図1】従来のJPEG符号化／復号を説明するための図である。

【図2】本発明を適用した画像伝送システムの一実施の形態の構成例を示す図である。

【図3】図2のデコーダ22の構成例を示すブロック図である。

【図4】図3のデコーダ22の処理を説明するフローチャートである。

【図5】図3の係数変換回路32の第1の構成例を示す

ブロック図である。

【図6】クラスタップの例を説明する図である。

【図7】図5のクラス分類回路43の構成例を示すブロック図である。

【図8】図5の電力演算回路51の処理を説明するための図である。

【図9】図5の係数変換回路32の処理を説明するフローチャートである。

【図10】図9のステップS12の処理のより詳細を説明するフローチャートである。

【図11】タップ係数を学習するタップ係数学習装置の第1実施の形態の構成例を示すブロック図である。

【図12】図11のタップ係数学習装置の処理を説明するフローチャートである。

【図13】パターン情報を学習するパターン学習装置の第1実施の形態の構成例を示すブロック図である。

【図14】図13の加算回路154の処理を説明するための図である。

【図15】図13のパターン学習装置の処理を説明するフローチャートである。

【図16】図3の係数変換回路32の第2の構成例を示すブロック図である。

【図17】タップ係数学習装置の第2実施の形態の構成例を示すブロック図である。

【図18】パターン学習装置の第2実施の形態の構成例を示すブロック図である。

【図19】図3の係数変換回路32の第3の構成例を示すブロック図である。

【図20】タップ係数学習装置の第3実施の形態の構成例を示すブロック図である。

【図21】パターン学習装置の第3実施の形態の構成例を示すブロック図である。

【図22】図21の加算回路154の処理を説明するための図である。

【図23】図3の係数変換回路32の第4の構成例を示すブロック図である。

【図24】タップ係数学習装置の第4実施の形態の構成

例を示すブロック図である。

【図25】パターン学習装置の第4実施の形態の構成例を示すブロック図である。

【図26】図3の係数変換回路32の第5の構成例を示すブロック図である。

【図27】タップ係数学習装置の第5実施の形態の構成例を示すブロック図である。

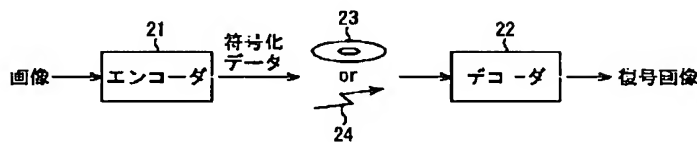
【図28】パターン学習装置の第5実施の形態の構成例を示すブロック図である。

【図29】本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

【符号の説明】

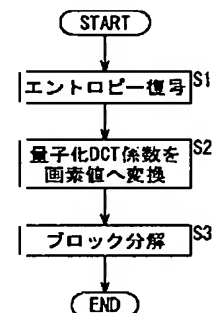
21 エンコーダ, 22 デコーダ, 23 記録媒体, 24 伝送媒体, 31 エントロピー復号回路, 32 係数変換回路, 33 ブロック分解回路, 41 予測タップ抽出回路, 42 クラスタップ抽出回路, 43 クラス分類回路, 44 係数テーブル記憶部, 45 積和演算回路, 46 パターンテーブル記憶部, 51 電力演算回路, 52 クラスコード生成回路, 53 閾値テーブル記憶部, 61 ブロック化回路, 62 DCT回路, 63 量子化回路, 64 予測タップ抽出回路, 65 クラスタップ抽出回路, 66 クラス分類回路, 67 正規方程式加算回路, 68 タップ係数決定回路, 69 係数テーブル記憶部, 70 パターンテーブル記憶部, 71, 81 逆量子化回路, 91 逆量子化回路, 101 逆DCT回路, 151 ブロック化回路, 152 DCT回路, 153 量子化回路, 154 加算回路, 155 クラスタップ抽出回路, 156 クラス分類回路, 157 相関係数算出回路, 158 パターン選択回路, 159 パターンテーブル記憶部, 201 バス, 202 CPU, 203 ROM, 204 RAM, 205 ハードディスク, 206 出力部, 207 入力部, 208 通信部, 209 ドライブ, 210 入出力インタフェース, 211 リムーバブル記録媒体

【図2】

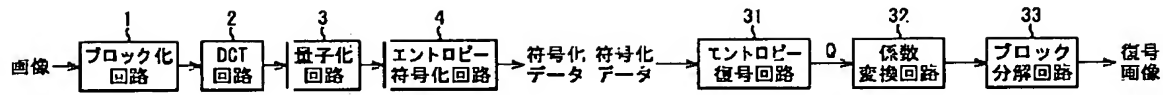


画像伝送システム

【図4】



【図1】



(A) JPEG符号化装置

【図3】

デコーダ 22

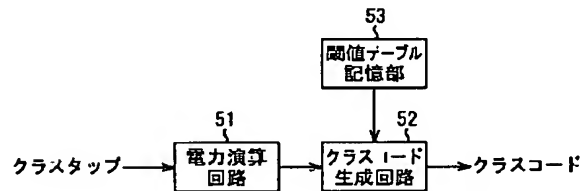
水平高域 →

16	11	10	16	24	40	51	61
12	12	14	19	26	58	60	55
14	13	16	26	40	57	69	56
14	17	22	29	51	87	80	62
16	22	27	66	66	108	100	77
24	35	55	64	81	104	113	92
49	64	78	87	103	121	120	101
72	92	95	98	112	100	103	99

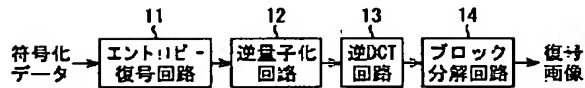
↓ 垂直高域

(B) 量子化テーブルの例

【図7】



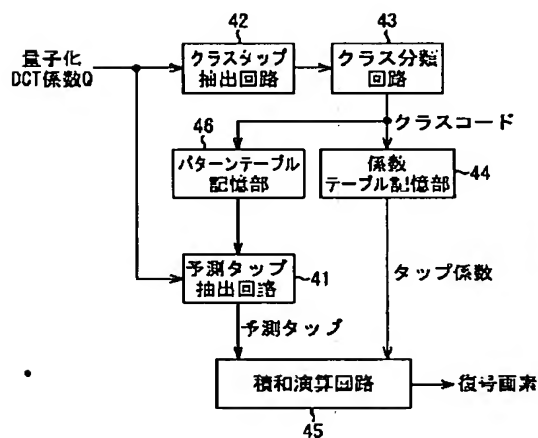
クラス分類回路 43



(C) JPEG復号装置

【図8】

【図5】



係数変換回路 32

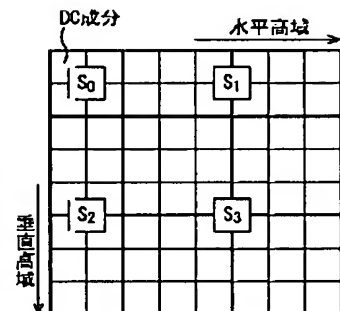
【図6】

水平高域 →

0	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
16	17	18	19	20	21	22	23
24	25	26	27	28	29	30	31
32	33	34	35	36	37	38	39
40	41	42	43	44	45	46	47
48	49	50	51	52	53	54	55
56	57	58	59	60	61	62	63

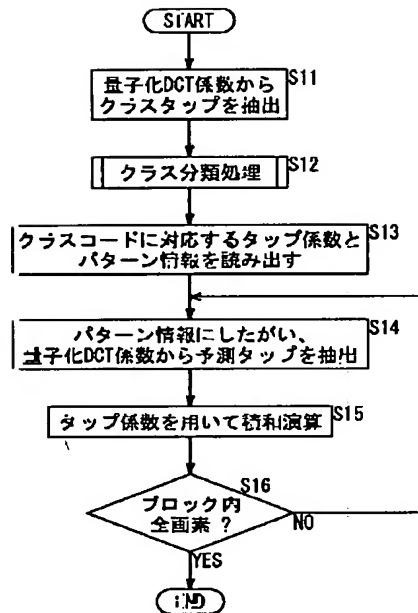
↓ 垂直高域

クラスタップ

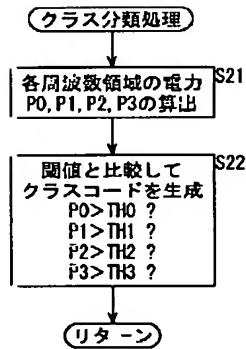


電力演算回路51の処理

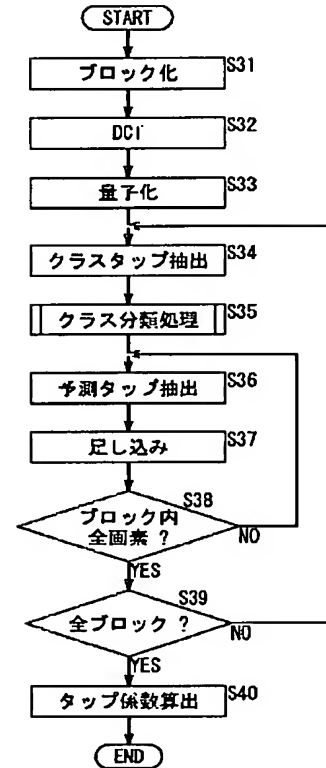
【図9】



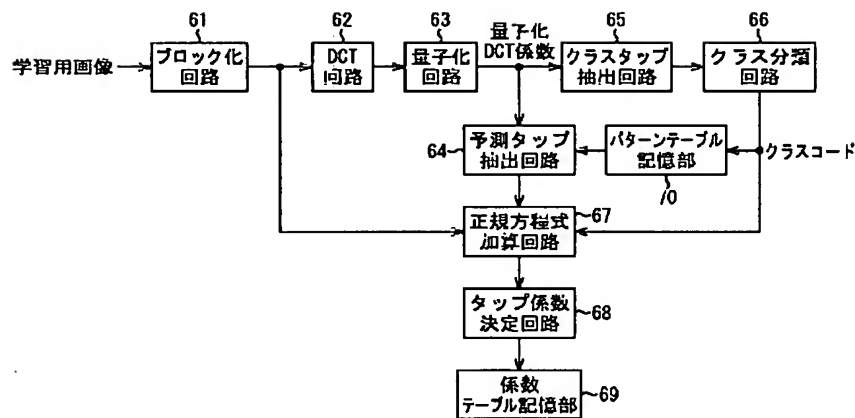
【図10】



【図12】

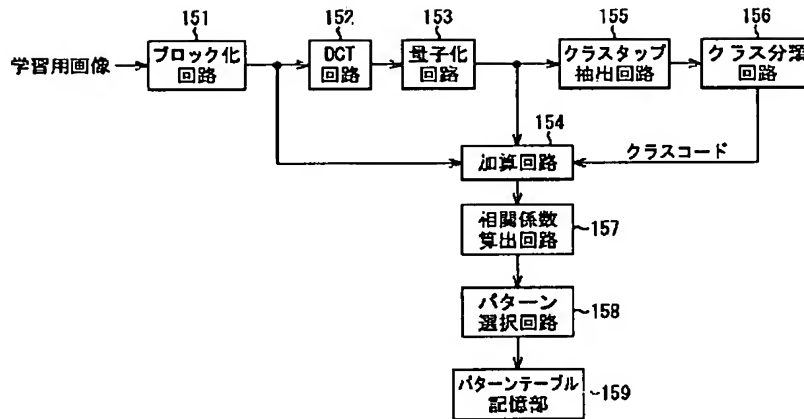


【図11】



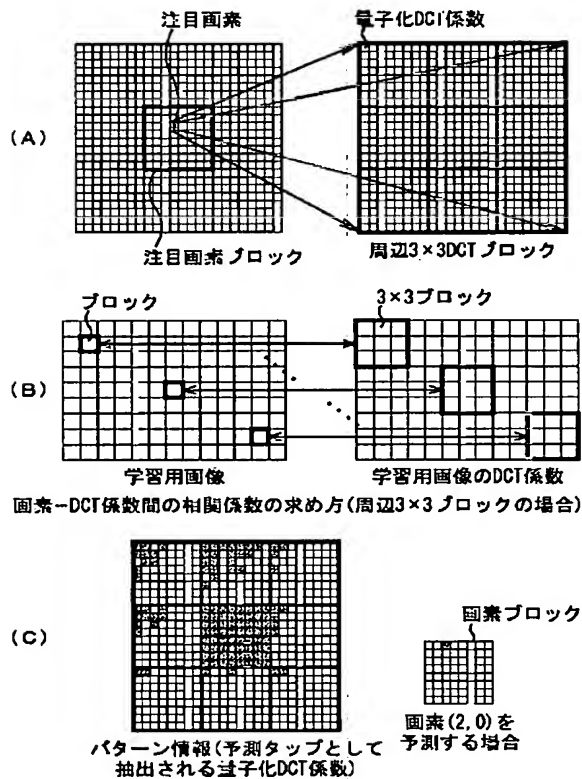
タップ係数学習装置

【図13】

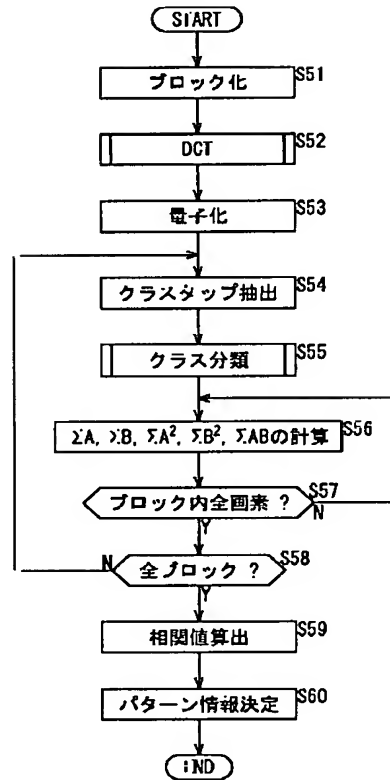


パターン学習装置

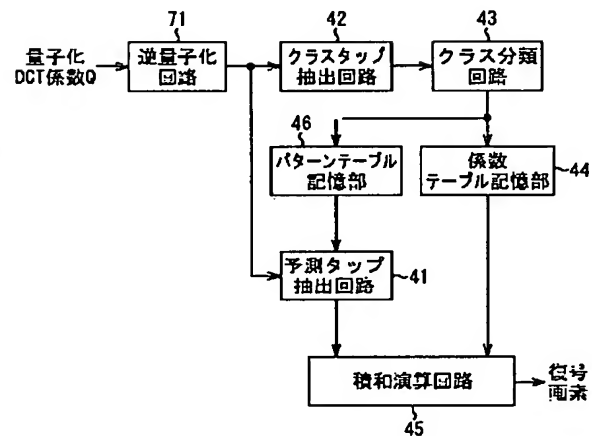
【図14】



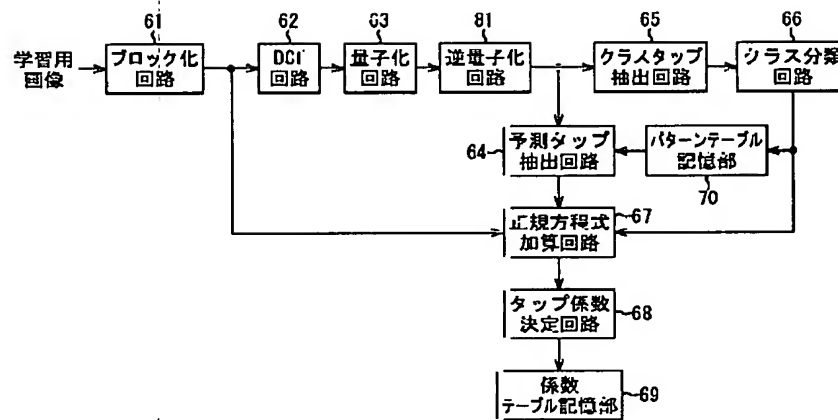
【図15】



【図16】

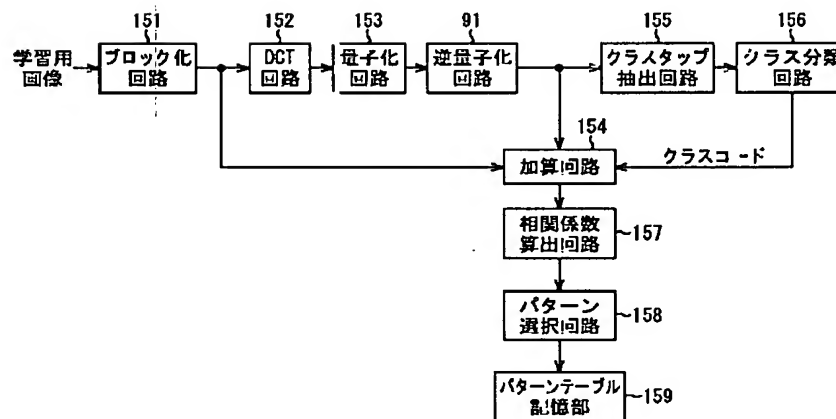


【図17】



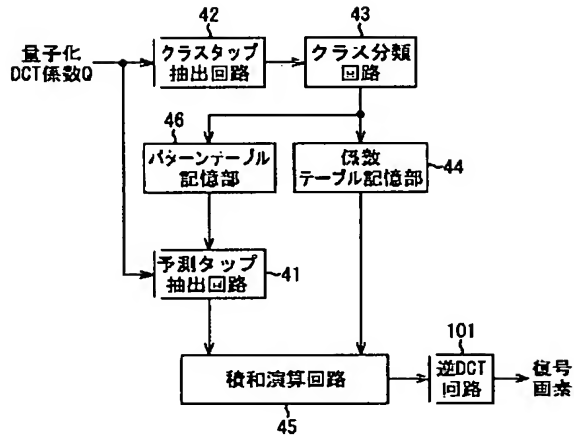
タップ係数学習装置

【図18】



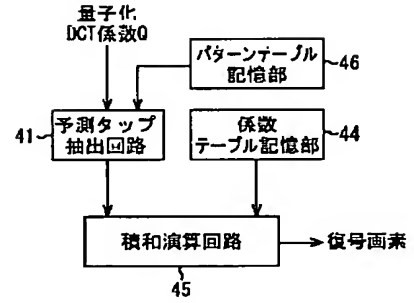
パターン学習装置

【図19】



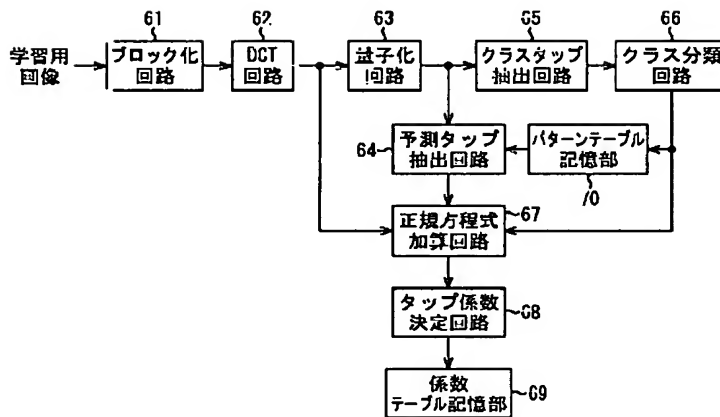
係数変換回路 32

【図26】



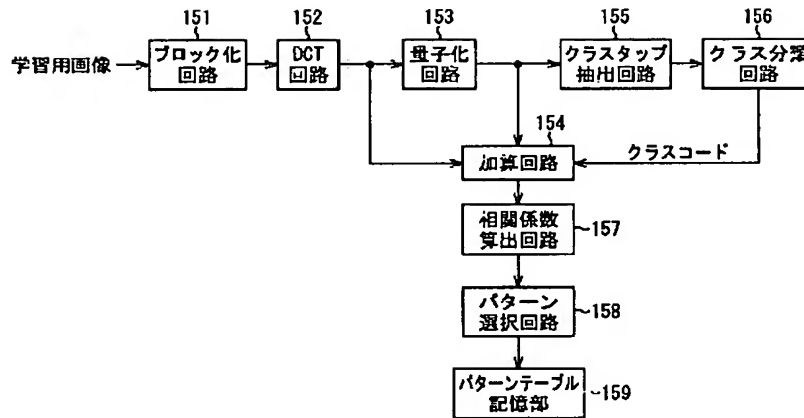
係数変換回路 32

【図20】



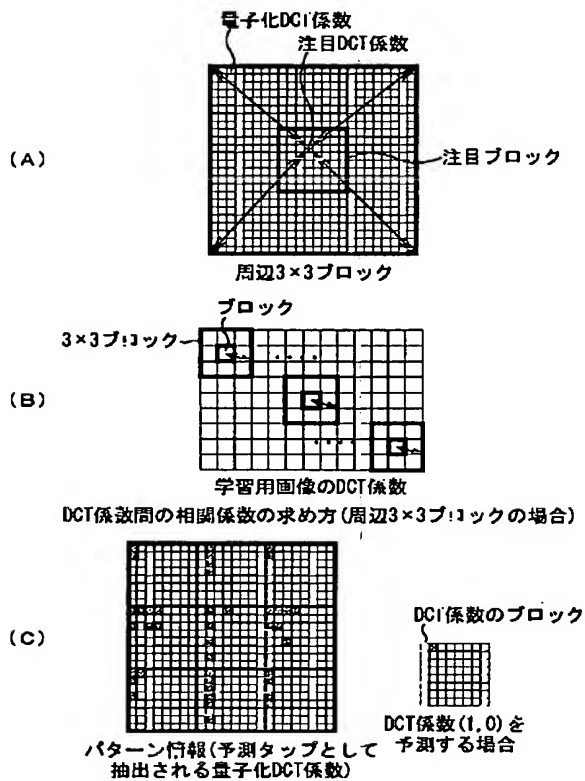
タップ係数学習装置

【図21】

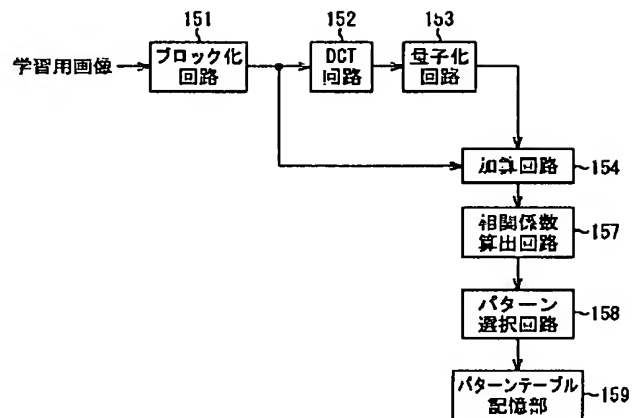


パターン学習装置

【図22】

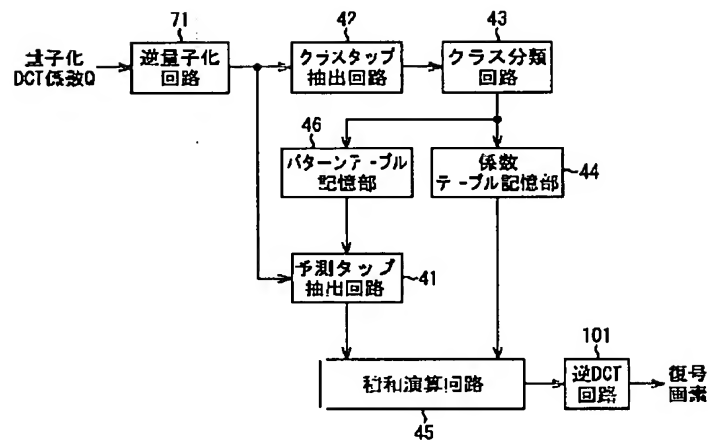


【図28】



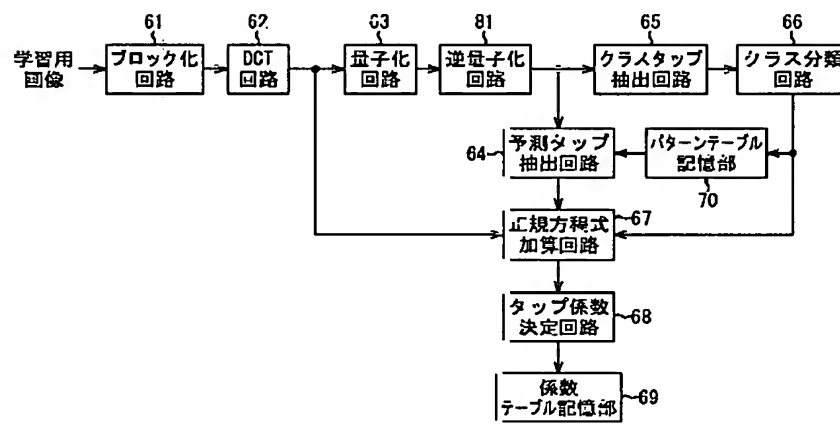
パターン学習装置

【図23】



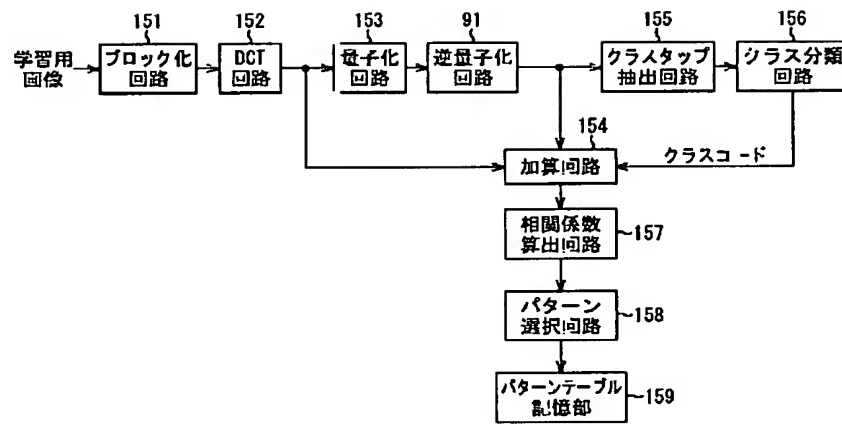
係数変換回路 32

【図24】



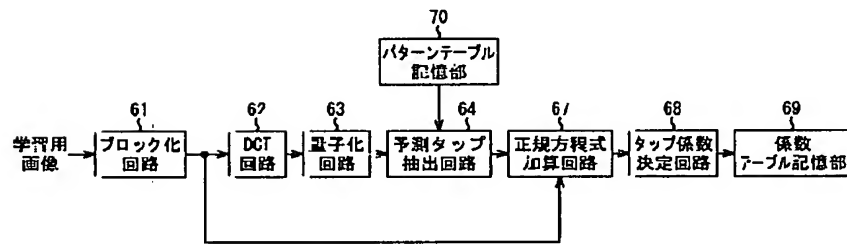
タップ係数学習装置

【図25】



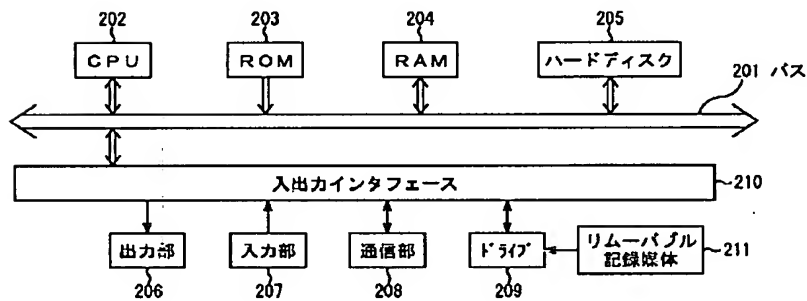
パターン学習装置

【図27】



タップ係数学習装置

【図29】



コンピュータ

フロントページの続き

(72)発明者 西片 丈晴
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(72)発明者 内田 真史
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 5C059 KK01 MA00 MA23 MC11 PP01
PP04 SS01 SS08 SS11 TA41
TB08 TC01 TD01 UA05 UA37
UA39
5C078 BA21 BA32 BA57 CA22 DA02
DB07
5J064 AA01 AA02 BA09 BA13 BA16
BB03 BB07 BB14 BC01 BC16
BC25 BC27 BC28 BD02 BD03

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-345707

(43)Date of publication of application : 14.12.2001

(51)Int.Cl. H03M 7/30

H03M 7/40

H04N 1/41

H04N 7/30

(21)Application number : 2000-164025 (71)Applicant : SONY CORP

(22)Date of filing : 01.06.2000 (72)Inventor : KONDO TETSUJIRO

KUNIHIO TAKESHI

NISHIKATA TAKEHARU

UCHIDA MASASHI

(54) DATA PROCESSING APPARATUS AND DATA PROCESSING METHOD AS
WELL AS RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To efficiently decode JPEG-encoded data or the like.

SOLUTION: The JPEG-encoded data is entropy-decoded to a quantized DCT coefficient (quantization DCT coefficient), and supplied to a predicting tap extraction circuit 41. The circuit 41 extracts a necessary quantization DCT coefficient from 3×3 pieces of blocks at the block of the DCT coefficient corresponding to the blocks of pixel to be noted as a center according to pattern information stored in a pattern table memory 46 and

constitutes a predicting tap. A sum-of-product arithmetic circuit 45 linearly predicts by using the tap coefficient and the predicting tap stored in a coefficient table memory 44 to acquire decoded image data.

LEGAL STATUS [Date of request for examination] 28.02.2007

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the data processor which processes the translation data of the block unit acquired at least to data by performing orthogonal transformation processing or frequency conversion processing per predetermined block. An acquisition means to acquire the tap multiplier called for by learning, Said translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of said data A prediction tap extract means to extract from the conversion block corresponding to data blocks other than the attention data block which is a block of said translation data at least, and to output as a prediction tap, The data processor characterized by having an operation means to decode said translation data to the original data by performing a predetermined prediction operation, using said tap multiplier and a prediction tap.

[Claim 2] Said operation means is a data processor according to claim 1

characterized by decoding said translation data to the original data by performing a primary linearity prediction operation using said tap multiplier and a prediction tap.

[Claim 3] It is the data processor according to claim 1 which is further equipped with a storage means by which said tap multiplier is memorized, and is characterized by said acquisition means acquiring said tap multiplier from said storage means.

[Claim 4] Said translation data is a data processor according to claim 1 characterized by carrying out the discrete cosine transform of the data of said origin at least.

[Claim 5] A class tap extract means to extract said translation data which uses the attention data which are observing of the data of said attention data block for carrying out a class classification at either of some classes, and to output as a class tap, Based on said class tap, it has further a class classification means to perform the class classification which asks for the class of said attention data.

Said operation means The data processor according to claim 1 characterized by performing a prediction operation using said tap multiplier corresponding to the class of said prediction tap and said attention data.

[Claim 6] Said prediction tap extract means is a data processor according to claim 1 characterized by extracting said translation data used as said prediction tap from said conversion block corresponding to the surrounding data block of said attention data block.

[Claim 7] Said prediction tap extract means is a data processor according to claim 1 characterized by extracting said translation data used as said prediction tap from said conversion block corresponding to said attention data block, and said conversion block corresponding to data blocks other than an attention data block.

[Claim 8] Said prediction tap extract means is a data processor according to claim 1 characterized by extracting said translation data which has correlation with the attention data which are observing of the data of said attention data block in large physical relationship as said prediction tap.

[Claim 9] Said prediction tap extract means is a data processor according to claim 8 characterized by extracting said translation data in the physical relationship from which correlation with said attention data becomes beyond a predetermined threshold as said prediction tap.

[Claim 10] Said prediction tap extract means is a data processor according to

claim 8 characterized by extracting said translation data in the physical relationship which correlation with said attention data consists of within predetermined ranking as said prediction tap.

[Claim 11] Said tap multiplier is a data processor according to claim 1 characterized by being obtained by learning so that the prediction error of the forecast of the data of said origin obtained by performing a predetermined prediction operation may become min statistically using said tap multiplier and translation data.

[Claim 12] The data of said origin are a data processor according to claim 1 characterized by being the image data of an animation or a still picture.

[Claim 13] It is the data-processing approach of processing the translation data of the block unit acquired at least to data by performing orthogonal transformation processing or frequency conversion processing per predetermined block. The acquisition step which acquires the tap multiplier called for by learning, Said translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of said data The prediction tap extract step which extracts from the conversion block corresponding to data blocks other than the

attention data block which is a block of said translation data at least, and is outputted as a prediction tap, The data-processing approach characterized by having the operation step which decodes said translation data to the original data by performing a predetermined prediction operation using said tap multiplier and a prediction tap.

[Claim 14] Data processing which processes the translation data of the block unit acquired at least by performing orthogonal transformation processing or frequency conversion processing per predetermined block to data The acquisition step which acquires the tap multiplier which is the record medium with which the program made to perform to a computer is recorded, and was called for by learning, Said translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of said data The prediction tap extract step which extracts from the conversion block corresponding to data blocks other than the attention data block which is a block of said translation data at least, and is outputted as a prediction tap, The record medium characterized by recording the program equipped with the operation step which decodes said translation data to the original data by performing a predetermined prediction operation using said

tap multiplier and a prediction tap.

[Claim 15] The translation data of the block unit acquired at least by performing orthogonal transformation processing or frequency conversion processing per predetermined block to data At least the teacher data which are the data processor which learns the tap multiplier used for decoding by the prediction operation, and serve as a teacher orthogonal transformation or by carrying out frequency conversion Said student data used for the prediction operation for decoding the teacher data of the attention teacher block which is observing of the teacher blocks which are a student, a generation means to generate the becoming student data, and a block of said teacher data A prediction tap extract means to extract from the student block corresponding to teacher blocks other than the attention teacher block which is a block of said student data at least, and to output as a prediction tap, The data processor characterized by having a study means to learn so that the prediction error of the forecast of said teacher data obtained by performing a prediction operation using said tap multiplier and a prediction tap may become min statistically, and to ask for said tap multiplier.

[Claim 16] Said study means is a data processor according to claim 15 characterized by learning so that the prediction error of the forecast of said

teacher data obtained by performing a primary linearity prediction operation using said tap multiplier and student data may become min statistically.

[Claim 17] Said generation means is a data processor according to claim 15 characterized by generating said student data by carrying out the discrete cosine transform of said teacher data at least.

[Claim 18] The attention teacher data which are observing of said teacher data of said attention teacher block A class tap extract means to extract said student data used for carrying out a class classification to either of some classes, and to output to it as a class tap, Based on said class tap, it has further a class classification means to perform the class classification which asks for the class of said attention teacher data. Said study means The prediction error of the forecast of said teacher data obtained by performing a prediction operation using the tap multiplier corresponding to the class of said prediction tap and said attention teacher data The data processor according to claim 15 characterized by learning so that it may become min statistically, and asking for said tap multiplier for every class.

[Claim 19] Said prediction tap extract means is a data processor according to claim 15 characterized by extracting said student data used as said prediction

tap from said student block corresponding to the surrounding teacher block of said attention teacher block.

[Claim 20] Said prediction tap extract means is a data processor according to claim 15 characterized by extracting said student data used as said prediction tap from said student block corresponding to said attention teacher block, and said student block corresponding to teacher blocks other than an attention teacher block.

[Claim 21] Said prediction tap extract means is a data processor according to claim 15 characterized by extracting said student data which have correlation with the attention teacher data which are observing of said teacher data of said attention teacher block in large physical relationship as said prediction tap.

[Claim 22] Said prediction tap extract means is a data processor according to claim 21 characterized by extracting said student data in the physical relationship from which correlation with said attention teacher data becomes beyond a predetermined threshold as said prediction tap.

[Claim 23] Said prediction tap extract means is a data processor according to claim 21 characterized by extracting said student data in the physical relationship which correlation with said attention teacher data consists of within

predetermined ranking as said prediction tap.

[Claim 24] Said teacher data are a data processor according to claim 15

characterized by being the image data of an animation or a still picture.

[Claim 25] The translation data of the block unit acquired at least by performing

orthogonal transformation processing or frequency conversion processing per

predetermined block to data At least the teacher data which are the

data-processing approach of learning the tap multiplier used for decoding by the

prediction operation, and serve as a teacher orthogonal transformation or by

carrying out frequency conversion Said student data used for the prediction

operation for decoding the teacher data of the attention teacher block which is

observing of the teacher blocks which are a student, the generation step which

generates the becoming student data, and a block of said teacher data The

prediction tap extract step which extracts from the student block corresponding

to teacher blocks other than the attention teacher block which is a block of said

student data at least, and is outputted as a prediction tap, The data-processing

approach characterized by having the study step which learns so that the

prediction error of the forecast of said teacher data obtained by performing a

prediction operation using said tap multiplier and a prediction tap may become

min statistically, and asks for said tap multiplier.

[Claim 26] The translation data of the block unit acquired at least by performing orthogonal transformation processing or frequency conversion processing per predetermined block to data Data processing which learns the tap multiplier used for decoding by the prediction operation At least the teacher data which are the record medium with which the program made to perform to a computer is recorded, and serve as a teacher orthogonal transformation or by carrying out frequency conversion Said student data used for the prediction operation for decoding the teacher data of the attention teacher block which is observing of the teacher blocks which are a student, the generation step which generates the becoming student data, and a block of said teacher data The prediction tap extract step which extracts from the student block corresponding to teacher blocks other than the attention teacher block which is a block of said student data at least, and is outputted as a prediction tap, The record medium characterized by recording the program equipped with the study step which learns so that the prediction error of the forecast of said teacher data obtained by performing a prediction operation using said tap multiplier and a prediction tap may become min statistically, and asks for said tap multiplier.

[Claim 27] The time of obtaining the 2nd data by performing a prediction operation using the prediction tap extracted from the 1st data, and a predetermined tap multiplier, It is the data processor which learns the extract pattern of said 1st data used as said prediction tap used for said prediction operation. Said 1st data which has a position relation to said 2nd data in a position using said 1st data and 2nd data for study of said extract pattern, A correlation operation means to search for correlation with said 2nd data in said position for said every position relation, The data processor characterized by having a setting means to set up the extract pattern of said 1st data used as said prediction tap used for said prediction operation for obtaining said 2nd data, based on said correlation.

[Claim 28] Said correlation operation means is a data processor according to claim 27 characterized by searching for the statistical correlation with said 2nd data in a position, said 1st data which has a position relation, and said 2nd data in said position.

[Claim 29] Said setting means is a data processor according to claim 27 characterized by setting up the location pattern of said 1st data which has said correlation in large physical relationship as said extract pattern.

[Claim 30] Said setting means is a data processor according to claim 27 characterized by setting up the location pattern of said 1st data in the physical relationship from which said correlation becomes beyond a predetermined threshold as said extract pattern.

[Claim 31] Said setting means is a data processor according to claim 27 characterized by setting up the location data of said 1st data in the physical relationship which said correlation consists of within predetermined ranking as said extract pattern.

[Claim 32] The time of obtaining the 2nd data by performing a prediction operation using the prediction tap extracted from the 1st data, and a predetermined tap multiplier, It is the data-processing approach of learning the extract pattern of said 1st data used as said prediction tap used for said prediction operation. Said 1st data which has a position relation to said 2nd data in a position using said 1st data and 2nd data for study of said extract pattern, The correlation operation step which searches for correlation with said 2nd data in said position for said every position relation, The data-processing approach characterized by having the setting step which sets up the extract pattern of said 1st data used as said prediction tap used for said prediction operation for

obtaining said 2nd data based on said correlation.

[Claim 33] The time of obtaining the 2nd data by performing a prediction operation using the prediction tap extracted from the 1st data, and a predetermined tap multiplier, Data processing which learns the extract pattern of said 1st data used as said prediction tap used for said prediction operation It is the record medium with which the program made to perform to a computer is recorded. Said 1st data which has a position relation to said 2nd data in a position using said 1st data and 2nd data for study of said extract pattern, The correlation operation step which searches for correlation with said 2nd data in said position for said every position relation, The record medium characterized by recording the program equipped with the setting step which sets up the extract pattern of said 1st data used as said prediction tap used for said prediction operation for obtaining the 2nd data based on said correlation.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is used when decoding the image by which lossy compression was especially carried out to the data processor and the data-processing approach, and the list about the record medium, for example, and it relates to a record medium at a suitable data processor and the suitable data-processing approach, and a list.

[0002]

[Description of the Prior Art] For example, since digital image data have much the amount of data, in order to perform record and transmission as it is, a mass record medium and a mass transmission medium are needed. Then, record and transmission are performed after reducing the amount of data by carrying out compression coding of the image data generally.

[0003] As a method which carries out compression coding of the image, there are a JPEG (Joint Photographic Experts Group) method which is a compression coding method of a still picture, an MPEG (Moving Picture Experts Group) method which is a compression coding method of an animation, for example.

[0004] For example, coding/decode of the image data based on a JPEG method are performed as shown in drawing 1 .

[0005] That is, drawing 1 (A) shows the configuration of an example of conventional JPEG coding equipment.

[0006] The image data for coding is inputted into the blocking circuit 1, and the blocking circuit 1 divides the image data inputted there into the block which becomes by 8x8 pixels 64 pixels. Each block acquired in the blocking circuit 1 is supplied to the DCT (Discrete Cosine Transform) circuit 2. To the block from the blocking circuit 1, the DCT circuit 2 performs DCT (discrete cosine transform)

processing, and changes it into the DCT multiplier of a total of 64 pieces of one DC (Direct Current) component and 63 frequency components (AC (Alternating Current) component) about horizontal and a perpendicular direction. The DCT multiplier of 64 pieces for every block is supplied to the quantization circuit 3 from the DCT circuit 2.

[0007] According to a predetermined quantization table, the quantization circuit 3 quantizes the DCT multiplier from the DCT circuit 2, and supplies the quantization result (suitably henceforth a quantization DCT multiplier) to the entropy coding network 4 with the quantization table used for quantization.

[0008] Here, drawing 1 (B) shows the example of the quantization table used in the quantization circuit 3. Generally, in consideration of human being's vision property, the DCT multiplier of the high low frequency of importance is quantized finely, the DCT multiplier of the low high frequency of importance suppresses degradation of the image quality of an image on a quantization table by this by setting up a quantization step which is quantized coarsely, and efficient compression is performed on it.

[0009] As opposed to the quantization DCT multiplier from the quantization circuit 3, the entropy coding network 4 performs entropy-code-modulation

processing of Huffman coding etc., adds the quantization table from the quantization circuit 3, and outputs the coded data obtained as a result as a JPEG coding result.

[0010] Next, drawing 1 (C) shows the configuration of an example of the conventional JPEG decode equipment which decodes the coded data which the JPEG coding equipment of drawing 1 (A) outputs.

[0011] Coded data is inputted into the entropy decoder circuit 11, and the entropy decoder circuit 11 divides coded data into the quantization DCT multiplier by which entropy code modulation was carried out, and a quantization table. Furthermore, the entropy decoder circuit 11 carries out the entropy decode of the quantization DCT multiplier by which entropy code modulation was carried out, and supplies the quantization DCT multiplier obtained as a result to the reverse quantization circuit 12 with a quantization table. Similarly the reverse quantization circuit 12 reverse-quantizes the quantization DCT multiplier from the entropy decoder circuit 11 according to the quantization table from the entropy decoder circuit 11, and supplies the DCT multiplier obtained as a result to the reverse DCT circuit 13. The reverse DCT circuit 13 performs reverse DCT processing to a DCT multiplier from the reverse quantization circuit

12, and supplies the block (decode) of 8x8 pixel of the result **** to the block decomposition circuit 14. The block decomposition circuit 14 is solving blocking of the block from the reverse DCT circuit 13, and obtains and outputs a decode image.

[0012]

[Problem(s) to be Solved by the Invention] In the JPEG coding equipment of drawing 1 (A), the amount of data of coded data is reducible by enlarging the quantization step of the quantization table used for quantization of a block in the quantization circuit 3. That is, high compression is realizable.

[0013] However, if a quantization step is enlarged, since the so-called quantization error also becomes large, the image quality of the decode image obtained with the JPEG decode equipment of drawing 1 (C) will deteriorate. That is, in a decode image, dotage, block distortion, a mosquito noise, etc. appear notably.

[0014] Therefore, while the amount of data of coded data reduces, in order to make it not degrade the image quality of a decode image, or in order to maintain the amount of data of coded data and to raise the image quality of a decode image, after carrying out JPEG decode, it is necessary to perform processing for

a certain improvement in image quality.

[0015] However, after carrying out JPEG decode, processing becomes complicated and, as for performing processing for the improvement in image quality, time amount until a decode image is finally obtained also becomes long.

[0016] This invention is made in view of such a situation, and can be made to perform obtaining the good decode image of image quality etc. efficiently from the image by which JPEG coding was carried out.

[0017]

[Means for Solving the Problem] An acquisition means to acquire the tap multiplier called for when the 1st data processor of this invention learned, The translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of data A prediction tap extract means to extract from the conversion block corresponding to data blocks other than the attention data block which is a block of translation data at least, and to output as a prediction tap, It is characterized by having an operation means to decode translation data to the original data by performing a predetermined prediction operation using a tap multiplier and a prediction tap.

[0018] An operation means can be made to decode translation data to the original data by performing a primary linearity prediction operation in the 1st data processor using a tap multiplier and a prediction tap.

[0019] A storage means by which the tap multiplier is memorized can be further formed in the 1st data processor, and an acquisition means can be made to acquire a tap multiplier from a storage means in this case.

[0020] In the 1st data processor, translation data should carry out the discrete cosine transform of the original data at least.

[0021] In the 1st data processor, the inside of the data of an attention data block, A class tap extract means to extract the translation data which uses the attention data currently observed for carrying out a class classification at either of some classes, and to output as a class tap, Based on a class tap, a class classification means to perform the class classification which asks for the class of attention data can be established further, and a prediction operation can be made to carry out to an operation means in this case using the tap multiplier corresponding to the class of a prediction tap and attention data.

[0022] A prediction tap extract means can be made to extract the translation data used as a prediction tap in the 1st data processor from the conversion block

corresponding to the surrounding data block of an attention data block.

[0023] A prediction tap extract means can be made to extract the translation data used as a prediction tap in the 1st data processor from the conversion block corresponding to an attention data block, and the conversion block corresponding to data blocks other than an attention data block.

[0024] A prediction tap extract means can be made to extract the translation data which has correlation with the attention data which are observing of the data of an attention data block in large physical relationship as a prediction tap in the 1st data processor.

[0025] It can set to the 1st data processor and a prediction tap extract means can be made to extract the translation data in the physical relationship from which correlation with attention data becomes beyond a predetermined threshold as a prediction tap.

[0026] It can set to the 1st data processor and a prediction tap extract means can be made to extract the translation data in the physical relationship which correlation with attention data consists of within predetermined ranking as a prediction tap.

[0027] In the 1st data processor, when the prediction error of the forecast of the

data of the origin obtained when a tap multiplier performs a predetermined prediction operation using a tap multiplier and translation data learned so that it may become min statistically, it should be obtained.

[0028] The original data can be made into the image data of an animation or a still picture in the 1st data processor.

[0029] The acquisition step which acquires the tap multiplier called for when the 1st data-processing approach of this invention learned, The translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of data The prediction tap extract step which extracts from the conversion block corresponding to data blocks other than the attention data block which is a block of translation data at least, and is outputted as a prediction tap, It is characterized by having the operation step which decodes translation data to the original data by performing a predetermined prediction operation using a tap multiplier and a prediction tap.

[0030] The acquisition step which acquires the tap multiplier called for when the 1st record medium of this invention learned, The translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks which are blocks of data The prediction tap extract

step which extracts from the conversion block corresponding to data blocks other than the attention data block which is a block of translation data at least, and is outputted as a prediction tap, It is characterized by recording the program equipped with the operation step which decodes translation data to the original data by performing a predetermined prediction operation using a tap multiplier and a prediction tap.

[0031] The 2nd data processor of this invention at least the teacher data which serve as a teacher orthogonal transformation or by carrying out frequency conversion The student data used for the prediction operation for decoding the teacher data of the attention teacher block which is observing of the teacher blocks which are a student, a generation means to generate the becoming student data, and a block of teacher data A prediction tap extract means to extract from the student block corresponding to teacher blocks other than the attention teacher block which is a block of student data at least, and to output as a prediction tap, The prediction error of the forecast of the teacher data obtained by performing a prediction operation using a tap multiplier and a prediction tap learns so that it may become min statistically, and it is characterized by having a study means to ask for a tap multiplier.

[0032] It can be made to learn for a study means, in the 2nd data processor, so that the prediction error of the forecast of the teacher data obtained by performing a primary linearity prediction operation using a tap multiplier and student data may become min statistically.

[0033] A generation means can be made to generate student data in the 2nd data processor by carrying out the discrete cosine transform of the teacher data at least.

[0034] In the 2nd data processor, the inside of the teacher data of an attention teacher block, A class tap extract means to extract the student data which use the attention teacher data currently observed for carrying out a class classification at either of some classes, and to output as a class tap, Based on a class tap, a class classification means to perform the class classification which asks for the class of attention teacher data can be established further. In this case for a study means It can learn so that the prediction error of the forecast of the teacher data obtained by performing a prediction operation using the tap multiplier corresponding to the class of a prediction tap and attention teacher data may become min statistically, and it can be made to ask for the tap multiplier for every class.

[0035] A prediction tap extract means can be made to extract the student data used as a prediction tap in the 2nd data processor from the student block corresponding to the surrounding teacher block of an attention teacher block.

[0036] A prediction tap extract means can be made to extract the student data used as a prediction tap in the 2nd data processor from the student block corresponding to an attention teacher block, and the student block corresponding to teacher blocks other than an attention teacher block.

[0037] A prediction tap extract means can be made to extract the student data which have correlation with the attention teacher data which are observing of the teacher data of an attention teacher block in large physical relationship as a prediction tap in the 2nd data processor.

[0038] It can set to the 2nd data processor and a prediction tap extract means can be made to extract the student data in the physical relationship from which correlation with attention teacher data becomes beyond a predetermined threshold as a prediction tap.

[0039] It can set to the 2nd data processor and a prediction tap extract means can be made to extract the student data in the physical relationship which correlation with attention teacher data consists of within predetermined ranking

as a prediction tap.

[0040] Teacher data can be made into the image data of an animation or a still picture in the 2nd data processor.

[0041] The 2nd data-processing approach of this invention at least the teacher data which serve as a teacher orthogonal transformation or by carrying out frequency conversion The student data used for the prediction operation for decoding the teacher data of the attention teacher block which is observing of the teacher blocks which are a student, the generation step which generates the becoming student data, and a block of teacher data The prediction tap extract step which extracts from the student block corresponding to teacher blocks other than the attention teacher block which is a block of student data at least, and is outputted as a prediction tap, The prediction error of the forecast of the teacher data obtained by performing a prediction operation using a tap multiplier and a prediction tap learns so that it may become min statistically, and it is characterized by having the study step which asks for a tap multiplier.

[0042] The 2nd record medium of this invention at least the teacher data which serve as a teacher orthogonal transformation or by carrying out frequency conversion The student data used for the prediction operation for decoding the

teacher data of the attention teacher block which is observing of the teacher blocks which are a student, the generation step which generates the becoming student data, and a block of teacher data The prediction tap extract step which extracts from the student block corresponding to teacher blocks other than the attention teacher block which is a block of student data at least, and is outputted as a prediction tap, It learns so that the prediction error of the forecast of the teacher data obtained by performing a prediction operation using a tap multiplier and a prediction tap may become min statistically, and it is characterized by recording the program equipped with the study step which asks for a tap multiplier.

[0043] The 1st data which has a position relation to the 2nd data which the 3rd data processor of this invention has in a position using the 1st data and the 2nd data for study of an extract pattern, It is characterized by having a setting means to set up the extract pattern of the 1st data used as the prediction tap used for a correlation operation means to search for correlation with the 2nd data in a position for every position relation, and the prediction operation for obtaining the 2nd data based on correlation.

[0044] A correlation operation means can be made to be asked for the statistical

correlation with the 2nd data in a position, the 1st data which has a position relation, and the 2nd data in a position in the 3rd data processor.

[0045] The location pattern of the 1st data which has correlation in large physical relationship can be made to set to a setting means as an extract pattern in the 3rd data processor.

[0046] It can set to the 3rd data processor and the location pattern of the 1st data in the physical relationship from which correlation becomes beyond a predetermined threshold can be made to set to a setting means as an extract pattern.

[0047] It can set to the 3rd data processor and the location data of the 1st data in the physical relationship which correlation consists of within predetermined ranking can be made to set to a setting means as an extract pattern.

[0048] The 1st data which has a position relation to the 2nd data which the 3rd data-processing approach of this invention has in a position using the 1st data and the 2nd data for study of an extract pattern, It is characterized by having the setting step which sets up the extract pattern of the 1st data used as the prediction tap used for the correlation operation step which searches for correlation with the 2nd data in a position for every position relation, and the

prediction operation for obtaining the 2nd data based on correlation.

[0049] The 1st data which has a position relation to the 2nd data which the 3rd record medium of this invention has in a position using the 1st data and the 2nd data for study of an extract pattern, The correlation operation step which searches for correlation with the 2nd data in a position for every position relation, It is characterized by recording the program equipped with the setting step which sets up the extract pattern of the 1st data used as the prediction tap used for the prediction operation for obtaining the 2nd data based on correlation.

[0050] At least, the translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks in a record medium at the 1st data processor of this invention and the data-processing approach, and the list is extracted from the conversion block corresponding to data blocks other than the attention data block, and is outputted as a prediction tap. And translation data is decoded by the original data by performing a predetermined prediction operation using a tap multiplier and a prediction tap.

[0051] It sets to a record medium at the 2nd data processor of this invention and the data-processing approach, and a list. At least the teacher data which serve

as a teacher orthogonal transformation or by carrying out frequency conversion

The student data used for the prediction operation for decoding the teacher data of the attention teacher block which the student data which serve as a student are generated and is observing of the teacher blocks At least, it is extracted from the student block corresponding to teacher blocks other than the attention teacher block, and is outputted as a prediction tap. And study is performed so that the prediction error of the forecast of the teacher data obtained by performing a prediction operation using a tap multiplier and a prediction tap may become min statistically, and a tap multiplier is called for.

[0052] It sets to a record medium at the 3rd data processor of this invention and the data-processing approach, and a list. The 1st data which has a position relation to the 2nd data in a position using the 1st data and the 2nd data for study of an extract pattern, Correlation with the 2nd data in a position is searched for for every position relation, and the extract pattern of the 1st data used as the prediction tap used for the prediction operation for obtaining the 2nd data is set up based on the correlation.

[0053]

[Embodiment of the Invention] Drawing 2 shows the example of a configuration

of the gestalt of 1 operation of the image transmission system which applied this invention.

[0054] The image data which should be transmitted is supplied to an encoder 21, and an encoder 21 carries out JPEG coding and makes coded data the image data supplied there, for example. That is, the encoder 21 is constituted like the JPEG coding equipment shown in above-mentioned drawing 1 (A), and carries out JPEG coding of the image data. The coded data obtained when an encoder 21 performs JPEG coding is recorded on the record medium 23 which becomes by semiconductor memory, a magneto-optic disk, the magnetic disk, the optical disk, the magnetic tape, a phase change disk, etc., or is transmitted again through the transmission medium 24 which becomes with a ground wave, a satellite circuit, a CATV (Cable Television) network, the Internet, a public line, etc.

[0055] A decoder 22 receives the coded data offered through a record medium 23 or a transmission medium 24, and decodes it to the original image data. This decrypted image data is supplied to the monitor which is not illustrated, for example, and an indication etc. is given.

[0056] Next, drawing 3 shows the example of a configuration of the decoder 22

of drawing 2 .

[0057] Coded data is supplied to the entropy decoder circuit 31, and the entropy decoder circuit 31 carries out the entropy decode of the coded data, and supplies the quantization DCT multiplier Q for every block obtained as a result to the multiplier conversion circuit 32. In addition, although a quantization table [as well as the case where the entropy decoder circuit 11 of drawing 1 (C) explains] besides the quantization DCT multiplier by which entropy code modulation was carried out is contained in coded data, a quantization table can be used for decode of a quantization DCT multiplier if needed so that it may mention later.

[0058] The multiplier conversion circuit 32 decodes the quantization DCT multiplier for every block to the block of the origin of 8x8 pixels by performing a predetermined prediction operation using the tap multiplier called for by performing study mentioned later with the quantization DCT multiplier Q from the entropy decoder circuit 31.

[0059] The block decomposition circuit 33 is solving blocking of the decoded block (decode block) obtained in the multiplier conversion circuit 32, and obtains and outputs a decode image.

[0060] Next, processing of the decoder 22 of drawing 3 is explained with

reference to the flow chart of drawing 4 .

[0061] Sequential supply of the coded data is carried out at the entropy decoder circuit 31, and in step S1, the entropy decoder circuit 31 carries out the entropy decode of the coded data, and supplies the quantization DCT multiplier Q for every block to the multiplier conversion circuit 32. In step S2, by performing the quantization DCT multiplier Q for every block from entropy decoder circuit 31 prediction-operation using a tap multiplier, the multiplier conversion circuit 32 is decoded to the pixel value for every block, and is supplied to the block decomposition circuit 33. In step S3, the block decomposition circuit 33 performs block decomposition which solves blocking of a block (decode block) of the pixel value from the multiplier conversion circuit 32, outputs the decode image obtained as a result, and ends processing.

[0062] Next, in the multiplier conversion circuit 32 of drawing 3 , a quantization DCT multiplier can be decoded to a pixel value, for example using class classification adaptation processing.

[0063] Class classification adaptation processing consists of class classification processing and adaptation processing, adaptation processing is performed for data for every class part opium poppy and class by class classification

processing based on the property, and adaptation processing is the thing of the following technique.

[0064] That is, by adaptation processing, a quantization DCT multiplier is decoded by the original pixel value by calculating the forecast of the original pixel by the linear combination of a quantization DCT multiplier and a predetermined tap multiplier, for example.

[0065] While using a certain image as teacher data now, specifically Carry out DCT processing of the image per block, and the quantization DCT multiplier which quantizes further and is obtained is used as student data. It considers asking for forecast [of the pixel value y of the pixel which is teacher data] $E[y]$ with the primary linearity joint model to which it is specified by the set of some quantization DCT multipliers x_1 , x_2 , and ..., and the predetermined tap multipliers w_1 and w_2 and the linear combination of ... In this case, forecast $E[y]$ can be expressed with a degree type.

[0066]

$$E[y] = w_1 x_1 + w_2 x_2 + \dots \dots (1)$$

[0067] It is [Equation 1] about matrix Y' which becomes by the matrix X which becomes by the set of the matrix W which becomes by the set of the tap

multiplier w_j , and the student data x_{ij} in order to generalize a formula (1), and the set of forecast $E[y_j]$.

$$X = \begin{pmatrix} x_{11} & x_{12} & \cdots & x_{1J} \\ x_{21} & x_{22} & \cdots & x_{2J} \\ \cdots & \cdots & \cdots & \cdots \\ x_{I1} & x_{I2} & \cdots & x_{IJ} \end{pmatrix}$$

$$W = \begin{pmatrix} w_1 \\ w_2 \\ \cdots \\ w_J \end{pmatrix}, Y' = \begin{pmatrix} E[y_1] \\ E[y_2] \\ \cdots \\ E[y_J] \end{pmatrix}$$

If a definition is come out and given, the following observation equations will be materialized.

$$[0068] \quad XW = Y' \quad \dots (2)$$

Here, the component x_{ij} of Matrix X means the j -th student data in the student data aggregate (student data aggregate used for prediction of the teacher data y_i of the i -th affair) of the i -th affair, and the component w_j of Matrix W expresses the tap multiplier which a product with the j -th student data in the student data aggregate calculates. Moreover, y_i expresses the teacher data of the i -th affair, therefore $E[y_i]$ expresses the forecast of the teacher data of the i -th affair. In addition, y in the left part of a formula (1) omits the suffix i of the component y_i of Matrix Y , and x_1 in the right-hand side of a formula (1), x_2 , and ... also omit the suffix i of the component x_{ij} of Matrix X .

[0069] And it considers applying a least square method to this observation equation, and asking for forecast $E[y]$ near the original pixel value y . In this case, it is [Equation 2] about the matrix E which becomes by the set of the matrix Y which becomes by the set of the true pixel value y used as teacher data, and the remainder e of forecast $E[y]$ to the pixel value y .

$$E = \begin{pmatrix} e_1 \\ e_2 \\ \dots \\ e_l \end{pmatrix}, Y = \begin{pmatrix} y_1 \\ y_2 \\ \dots \\ y_l \end{pmatrix}$$

If a definition is come out and given, the following remainder equations will be materialized from an equation (2).

$$[0070] XW = Y + E \dots (3)$$

[0071] In this case, the tap multiplier w_j for asking for forecast $E[y]$ near the original pixel value y is a square error [several 3].

$$\sum_{i=1}^l e_i^2$$

It can ask by making it min.

[0072] Therefore, it will be called an optimum value, when what differentiated the above-mentioned square error by the tap multiplier w_j is set to 0, namely, in

order that the tap multiplier w_j which fills a degree type may ask for forecast $E[y]$ near the original pixel value y .

[0073]

[Equation 4]

$$e_1 \frac{\partial e_1}{\partial w_j} + e_2 \frac{\partial e_2}{\partial w_j} + \dots + e_I \frac{\partial e_I}{\partial w_j} = 0 \quad (j=1,2,\dots,J)$$

... (4)

[0074] Then, a degree type is first materialized by differentiating a formula (3) by the tap multiplier w_j .

[0075]

[Equation 5]

$$\frac{\partial e_1}{\partial w_1} = x_{i1}, \quad \frac{\partial e_1}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_1}{\partial w_J} = x_{iJ}, \quad (i=1,2,\dots,I)$$

... (5)

[0076] A formula (6) is obtained from a formula (4) and (5).

[0077]

[Equation 6]

$$\sum_{i=1}^I e_i x_{i1} = 0, \quad \sum_{i=1}^I e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^I e_i x_{iJ} = 0$$

... (6)

[0078] Furthermore, if the relation of the student data x_{ij} in the remainder equation of an equation (3), the tap multiplier w_j , the teacher data y_i , and Remainder e_i is taken into consideration, the following normal equations can be obtained from an equation (6).

[0079]

[Equation 7]

$$\left\{ \begin{array}{l} (\sum_{i=1}^I x_{i1}x_{i1})w_1 + (\sum_{i=1}^I x_{i1}x_{i2})w_2 + \dots + (\sum_{i=1}^I x_{i1}x_{iJ})w_J = (\sum_{i=1}^I x_{i1}y_i) \\ (\sum_{i=1}^I x_{i2}x_{i1})w_1 + (\sum_{i=1}^I x_{i2}x_{i2})w_2 + \dots + (\sum_{i=1}^I x_{i2}x_{iJ})w_J = (\sum_{i=1}^I x_{i2}y_i) \\ \dots \\ (\sum_{i=1}^I x_{iJ}x_{i1})w_1 + (\sum_{i=1}^I x_{iJ}x_{i2})w_2 + \dots + (\sum_{i=1}^I x_{iJ}x_{iJ})w_J = (\sum_{i=1}^I x_{iJ}y_i) \end{array} \right.$$

... (7)

[0080] In addition, the normal equation having shown in the equation (7) is

[Equation 8] about Matrix (covariance matrix) A and Vector v .

$$A = \begin{pmatrix} \sum_{i=1}^I x_{i1}x_{i1} & \sum_{i=1}^I x_{i1}x_{i2} & \dots & \sum_{i=1}^I x_{i1}x_{iJ} \\ \sum_{i=1}^I x_{i2}x_{i1} & \sum_{i=1}^I x_{i2}x_{i2} & \dots & \sum_{i=1}^I x_{i2}x_{iJ} \\ \dots & \dots & \dots & \dots \\ \sum_{i=1}^I x_{iJ}x_{i1} & \sum_{i=1}^I x_{iJ}x_{i2} & \dots & \sum_{i=1}^I x_{iJ}x_{iJ} \end{pmatrix}$$

$$v = \begin{pmatrix} \sum_{i=1}^I x_{i1}y_i \\ \sum_{i=1}^I x_{i2}y_i \\ \vdots \\ \sum_{i=1}^I x_{iJ}y_i \end{pmatrix}$$

It is formula $AW=v$, when Vector W is defined as several 1 showed while coming out and giving a definition... (8)

It can come out and express.

[0081] Each normal equation in an equation (7) is that only a certain amount of number prepares the set of the student data x_{ij} and the teacher data y_i . Only the same number as several J of the tap multiplier w_j for which it should ask can be built, therefore a formula (8) is solved about Vector W (however, in order to solve a formula (8)). It can ask for the optimal tap multiplier (tap multiplier which makes a square error min here) w_j with the need that the matrix A in a formula (8) is

regular. In addition, in solving a formula (8), it is possible to sweep out and to, use law (method of elimination of Gauss-Jordan) etc. for example.

[0082] It asks for the optimal tap multiplier w_j as mentioned above, and adaptation processing asks for forecast $E[y]$ near the original pixel value y by the formula (1) further using the tap multiplier w_j .

[0083] In addition, while, using the image of the image quality same as teacher data as the image which carries out JPEG coding for example, that which a prediction error consists of with min statistically although the image data by which JPEG coding was carried out as a tap multiplier in the teacher data when DCT and the quantization DCT multiplier quantized and obtained were used is decoded to the original image data as student data will be obtained.

[0084] Therefore, whether it makes high the compressibility at the time of performing JPEG coding or makes coarse the quantization step used for quantization, according to adaptation processing, decode processing to which a prediction error serves as min statistically will be performed, and decode processing of an image by which JPEG coding was carried out, and processing for raising the image quality will be substantially performed to coincidence. Consequently, even if it makes compressibility high, the image quality of a

decode image is maintainable.

[0085] Moreover, while using a high-definition image as teacher data for example, rather than the image which carries out JPEG coding The image quality same as student data as the image which carries out JPEG coding of the image quality of the teacher data is degraded. Furthermore, when DCT and the quantization DCT multiplier quantized and obtained are used, that which a prediction error consists of with min statistically although the image data by which JPEG coding was carried out is decoded to high-definition image data as a tap multiplier will be obtained.

[0086] Therefore, according to adaptation processing, decode processing of an image by which JPEG coding was carried out, and processing for raising that image quality more will be performed to coincidence in this case. In addition, since it mentioned above, the tap multiplier which makes image quality of a decode image the level of arbitration can be obtained by changing the image quality of the image used as teacher data or student data.

[0087] Moreover, in the above-mentioned case, the quantization DCT multiplier was used as student data, using image data as teacher data, but it is also possible to use the quantization DCT multiplier which quantized the DCT

multiplier as student data, using a DCT multiplier as for example, teacher data.

In this case, according to adaptation processing, the tap multiplier for predicting the DCT multiplier which reduced the quantization error (control) will be obtained from a quantization DCT multiplier.

[0088] Drawing 5 shows the 1st example of a configuration of the multiplier conversion circuit 32 of drawing 3 which decodes a quantization DCT multiplier to a pixel value by the above class classification adaptation processings.

[0089] The quantization DCT multiplier for every block which the entropy decoder circuit 31 (drawing 3) outputs is supplied to the prediction tap extract circuit 41 and the class tap extract circuit 42.

[0090] The prediction tap extract circuit 41 is the block (the block of this pixel value) of the pixel value corresponding to the block (suitably henceforth a DCT block) of the quantization DCT multiplier supplied there. although it does not exist at a present stage, it assumes virtually -- having (suitably henceforth a pixel block) -- each pixel which considers as an attention pixel block and constitutes the attention pixel block further one by one -- for example, it considers as an attention pixel one by one at the so-called order of a raster scan. Furthermore, the quantization DCT multiplier used for predicting the pixel value of an attention

pixel is extracted by referring to the pattern table of the pattern table storage section 46, and the prediction tap extract circuit 41 uses it as a prediction tap.

[0091] That is, the pattern table storage section 46 has memorized the pattern table on which the pattern information showing the physical relationship over the attention pixel of the quantization DCT multiplier extracted as a prediction tap about an attention pixel is registered, and based on the pattern information, the prediction tap extract circuit 41 extracts a quantization DCT multiplier, and constitutes the prediction tap about an attention pixel.

[0092] the prediction tap about each pixel which constitutes the pixel block with which the prediction tap extract circuit 41 becomes by 64 pixels of 8x8 -- that is, 64 pixels, the 64-set prediction tap about each is constituted as mentioned above, and is supplied to the sum-of-products arithmetic circuit 45.

[0093] The class tap extract circuit 42 extracts the quantization DCT multiplier used for the class classification for classifying an attention pixel into either of some classes, and uses it as a class tap.

[0094] In addition, in JPEG coding, since it encodes for every pixel block (DCT processing and quantization), an image presupposes altogether the pixel belonging to a certain pixel block that a class classification is carried out at the

same class, for example. Therefore, the class tap extract circuit 42 constitutes the same class tap about each pixel of a certain pixel block. That is, the class tap extract circuit 42 extracts all the quantization DCT multipliers of the DCT block corresponding to the pixel block with which an attention pixel belongs, i.e., the quantization DCT multiplier of 64 pieces of 8x8, as a class tap, as shown in drawing 6 . However, a class tap can be constituted from a different quantization DCT multiplier for every attention pixel.

[0095] It is equivalent to carrying out the class classification of the pixel block to carry out the class classification of the whole of each pixel belonging to a pixel block here at the same class. Therefore, it is not a 64-set class tap for [which constitutes an attention pixel block in the class tap extract circuit 42] carrying out the class classification of the 64 pixels of each. For this reason, that what is necessary is just to make the one-set class tap for carrying out the class classification of the attention pixel block constitute the class tap extract circuit 42 In order to carry out the class classification of the pixel block for every pixel block, the quantization DCT multiplier of 64 pieces of the DCT block corresponding to the pixel block is extracted, and it considers as a class tap.

[0096] In addition, the quantization DCT multiplier which constitutes a class tap

is not limited to the thing of the pattern mentioned above.

[0097] The class tap of the attention pixel block acquired in the class tap extract circuit 42 is supplied to the class classification circuit 43, and based on the class tap from the class tap extract circuit 42, the class classification circuit 43 carries out the class classification of the attention pixel block, and outputs the class code corresponding to the class obtained as a result.

[0098] Here, as an approach of performing a class classification, ADRC (Adaptive Dynamic Range Coding) etc. is employable, for example.

[0099] By the approach using ADRC, ADRC processing of the quantization DCT multiplier which constitutes a class tap is carried out, and the class of an attention pixel block is determined according to the ADRC code obtained as a result.

[0100] In addition, in K bit ADRC, for example, Maximum MAX and the minimum value MIN of a quantization DCT multiplier which constitute a class tap are detected, $DR = MAX - MIN$ is used as the local dynamic range of a set, and the quantization DCT multiplier which constitutes a class tap is re-quantized by K bits based on this dynamic range DR. That is, out of the quantization DCT multiplier which constitutes a class tap, the minimum value MIN is subtracted

and the division (quantization) of the subtraction value is done by $DR/2K$. And the bit string which put in order each quantization DCT multiplier of K bits which is obtained as mentioned above, and which constitutes a class tap in predetermined sequence is outputted as an ADRC code. Therefore, when 1-bit ADRC processing of the class tap is carried out for example, after, as for each quantization DCT multiplier which constitutes the class tap, the minimum value MIN is subtracted, a division is done by the average value of Maximum MAX and the minimum value MIN, and, thereby, each quantization DCT multiplier is made into 1 bit (made binary). And the bit string which put the quantization DCT multiplier of 1 bit in order in predetermined sequence is outputted as an ADRC code.

[0101] In addition, although it is possible to also make the pattern of level distribution of the quantization DCT multiplier which constitutes for example, a class tap output to the class classification circuit 43 as a class code as it is In this case, supposing a class tap consists of quantization DCT multipliers of N individual and K bits is assigned to each quantization DCT multiplier The number of cases which is the class code which the class classification circuit 43 outputs becomes $K(2^N)$ kinds, and turns into a huge number exponentially proportional

to number-of-bits K of a quantization DCT multiplier.

[0102] therefore, the class classification circuit 43 -- setting -- the amount of information of a class tap -- above-mentioned ADRC processing -- or after compressing by vector quantization etc., it is desirable to perform a class classification.

[0103] By the way, a class tap is constituted from the quantization DCT multiplier of 64 pieces by the gestalt of this operation, as mentioned above. The number of cases of a class code serves as a big value of 264 kinds also as performing a class classification by following, for example, carrying out 1-bit ADRC processing of the class tap temporarily.

[0104] So, with the gestalt of this operation, in the class classification circuit 43, the high characteristic quantity of importance is extracted from the quantization DCT multiplier which constitutes a class tap, and the number of classes is reduced by performing a class classification based on the characteristic quantity.

[0105] That is, drawing 7 shows the example of a configuration of the class classification circuit 43 of drawing 5 .

[0106] A class tap is supplied to the power arithmetic circuit 51, and the power arithmetic circuit 51 divides into the thing of some spatial-frequency bands the

quantization DCT multiplier which constitutes a class tap, and calculates the power of each frequency band.

[0107] That is, the power arithmetic circuit 51 divides into four spatial-frequency bands S0, S1, S2, and S3 as shown in drawing 8 the quantization DCT multiplier of 8x8 pieces which constitutes a class tap.

[0108] If it is attaching and expressing the sequential integer from 0 in order of a raster scan as showed each quantization DCT multiplier of 8x8 pieces which constitutes a class tap to Alphabet x here at drawing 6 The spatial-frequency band S0 consists of quantization DCT multipliers x0, x1, x8, and x9 of four pieces, and the spatial-frequency band S1 consists of 12 quantization DCT multiplier x2, and x3, x4, x5, x6, x7, x10, x11, x12, x13, x14 and x15. Moreover, the spatial-frequency band S2 consists of quantization DCT multipliers x16, x17, x24, x25, x32, x33, x40, x41, x48, x49, x56, and x57 of 12 pieces. The spatial-frequency band S3 The quantization DCT multipliers x18, x19, x20, x21, x22, x23, x26, x27, x28, x29, x30, x31, x34, x35, x36, x37, x38, x39, x42, x43, x44, x45, x46, x47, x50, x51, and x52 of 36 pieces, It consists of x53, x54, x55, x58, x59, x60, x61, x62, and x63.

[0109] furthermore, the power arithmetic circuit 51 -- the spatial-frequency bands

S0, S1, S2, and S3 -- about each, the power P0, P1, P2, and P3 of AC component of a quantization DCT multiplier is calculated, and it outputs to the class code generation circuit 52.

[0110] That is, about the spatial-frequency band S0, the power arithmetic circuit 51 calculates square sum $x_1^2 + x_8^2 + x_9^2$ of the AC components x_1 , x_8 , and x_9 of the above-mentioned quantization DCT multipliers x_0 , x_1 , x_8 , and x_9 of four pieces, and outputs this to the class code generation circuit 52 as power P0. Moreover, the power arithmetic circuit 51 asks for above-mentioned AC component of the quantization DCT multiplier of 12 pieces about the spatial-frequency band S1, i.e., the square sum of the quantization DCT multipliers of all 12 pieces, and outputs this to the class code generation circuit 52 as power P1. Furthermore, about the spatial-frequency bands S2 and S3 as well as the case in the spatial-frequency band S1, the power arithmetic circuit 51 finds each power P2 and P3, and outputs it to the class code generation circuit 52.

[0111] The class code generation circuit 52 outputs a class code based on each size relation [the corresponding thresholds TH0, TH1, TH2, and TH3 memorized by the threshold table storage section 53 in the power P0, P1, P2, and P3 from

the power arithmetic circuit 51 / respectively]. That is, the class code generation circuit 52 compares power P0 with a threshold TH0, and obtains the 1-bit code showing the size relation. Similarly, the class code generation circuit 52 obtains a 1-bit code about each by comparing power P1, a threshold TH1 and power P2, and a threshold TH2 and power P3 with a threshold TH3, respectively. And the class code generation circuit 52 outputs the 4-bit code (therefore, value of either 0 or thru/or 15) obtained by putting in order four 1-bit codes obtained as mentioned above in predetermined sequence as a class code showing the class of an attention pixel block. Therefore, with the gestalt of this operation, the class classification of the attention pixel block will be carried out at either of the classes of 24 (= 16) individuals.

[0112] The threshold table storage section 53 has memorized the threshold TH0 in comparison with the spatial-frequency band S0 the power P0 of S3 thru/or P3 thru/or TH3, respectively.

[0113] In addition, in an above-mentioned case, the DC component x0 of a quantization DCT multiplier is not used for class classification processing, but it is also possible to perform class classification processing also using this DC component x0.

[0114] The class code which return and the above class classification circuits 43 output to drawing 5 is given as the address to the multiplier table storage section 44 and the pattern table storage section 46.

[0115] The multiplier table storage section 44 outputs the tap multiplier which has memorized the multiplier table on which the tap multiplier obtained by performing study processing of a tap multiplier which is mentioned later was registered, and is memorized to the address corresponding to the class code which the class classification circuit 43 outputs to the sum-of-products arithmetic circuit 45.

[0116] Here, with the gestalt of this operation, since the class classification of the pixel block is carried out, one class code is obtained about an attention pixel block. On the other hand, with the gestalt of this operation, since a pixel block consists of 8×8 pixels 64 pixels, the tap multiplier of 64 sets for [which constitutes it] decoding 64 pixels of each is required for it about an attention pixel block. Therefore, the tap multiplier of 64 sets is memorized by the multiplier table storage section 44 to the address corresponding to one class code.

[0117] A sum-of-products arithmetic circuit 45 acquires the prediction tap which the prediction tap extract circuit 41 outputs, and the tap multiplier which the

multiplier table storage section 44 outputs, the linear-prediction operation (a sum-of-products operation) shown in a formula (1) performs using the prediction tap and tap multiplier, and it outputs to a block decomposition circuit 33 (drawing 3) considering the pixel value of 8x8 pixels of the attention pixel block acquired as a result as a decode result of a corresponding DCT block.

[0118] Here, in the prediction tap extract circuit 41, as mentioned above, although each pixel of an attention pixel block is made into an attention pixel, it processes one by one by the sum-of-products arithmetic circuit 45 serving as a mode of operation (suitably henceforth pixel location mode) corresponding to the location of the attention pixel of an attention pixel block, and the pixel which has become.

[0119] Namely, for example among the pixels of an attention pixel block, in order of a raster scan, when the i -th pixel is expressed as p_i and Pixel p_i is an attention pixel, as for the sum-of-products arithmetic circuit 45, pixel location mode $\#i$ is processed.

[0120] Although the multiplier table storage section 44 specifically outputs the tap multiplier of 64 sets for [which constitutes an attention pixel block] decoding 64 pixels of each as mentioned above When the set of the tap multiplier for

decoding the pixel p_i of them is expressed as W_i , the sum-of-products arithmetic circuit 45 At the time of pixel location mode $\#i$, using a prediction tap and the set W_i in 64-set tap multiplier, a mode of operation performs the sum-of-products operation of a formula (1), and makes the sum-of-products result of an operation the decode result of Pixel p_i .

[0121] The pattern table storage section 46 outputs the pattern information which has memorized the pattern table on which the pattern information acquired by performing study processing of pattern information in which the extract pattern of a quantization DCT multiplier which is mentioned later is expressed was registered, and is memorized to the address corresponding to the class code which the class classification circuit 43 outputs to a prediction tap extract circuit 41.

[0122] Here, also in the pattern table storage section 46, since it is the same with having explained the multiplier table storage section 44, 64-set pattern information (pattern information for every pixel location mode) is memorized to the address corresponding to one class code.

[0123] Next, with reference to the flow chart of drawing 9 , processing of the multiplier conversion circuit 32 of drawing 5 is explained.

[0124] In the prediction tap extract circuit 41 and the class tap extract circuit 42, sequential reception of the quantization DCT multiplier for every block which the entropy decoder circuit 31 outputs is carried out, and the prediction tap extract circuit 41 considers the pixel block corresponding to the block (DCT block) of the quantization DCT multiplier supplied there as an attention pixel block one by one.

[0125] And in step S11, the class tap extract circuit 42 extracts what is used for carrying out the class classification of the attention pixel block out of the quantization DCT multiplier received there, constitutes a class tap, and supplies it to the class classification circuit 43.

[0126] In step S12, using the class tap from the class tap extract circuit 42, the class classification circuit 43 carries out the class classification of the attention pixel block, and outputs the class code obtained as a result to the multiplier table storage section 44 and the pattern table storage section 46.

[0127] Namely, at step S12, as shown in the flow chart of drawing 10 , first, it divides into four spatial-frequency bands S0 which showed the quantization DCT multiplier of 8x8 pieces from which the power arithmetic circuit 51 of the class classification circuit 43 (drawing 7) constitutes a class tap to drawing 8 thru/or S3 in step S21, and each power P0 thru/or P3 are calculated. These power P0

thru/or P3 are outputted to the class code generation circuit 52 from the power arithmetic circuit 51.

[0128] the class code generation circuit 52 -- step S22 -- setting -- the threshold table storage section 53 to a threshold TH0 thru/or TH3 -- reading -- the power P0 from the power arithmetic circuit 51 thru/or P3 -- respectively -- ** -- a threshold TH0 thru/or TH3 -- each is compared, and the return of the class code based on each size relation is generated and carried out.

[0129] The class code obtained as mentioned above by drawing 9 in return and step S12 is given from the class classification circuit 43 as the address to the multiplier table storage section 44 and the pattern table storage section 46.

[0130] If the class code as the address from the class classification circuit 43 is received, in step S13, the multiplier table storage section 44 will read the tap multiplier of 64 sets memorized to the address, and will output it to the sum-of-products arithmetic circuit 45. Moreover, if the class code as the address from the class classification circuit 43 is received, in step S13, the pattern table storage section 46 will also read the 64-set pattern information memorized to the address, and will output it to the prediction tap extract circuit 41.

[0131] And it progresses to step S14, and it is the order of a raster scan among

the pixels of an attention pixel block, and the prediction tap extract circuit 41 extracts the quantization DCT multiplier used for still predicting the pixel value of the attention pixel as an attention pixel according to the pattern information corresponding to the pixel location mode of the attention pixel for the pixel which is not made into the attention pixel, and constitutes it as a prediction tap. This prediction tap is supplied to the sum-of-products arithmetic circuit 45 from the prediction tap extract circuit 41.

[0132] The inside of the tap multiplier which is 64 sets to which the multiplier table storage section 44 outputs the sum-of-products arithmetic circuit 45 at step S13 in step S15, The set of the tap multiplier corresponding to the pixel location mode to an attention pixel is acquired, the sum-of-products operation shown in the formula (1) is performed using the set of the tap multiplier, and the prediction tap supplied from the prediction tap extract circuit 41 at step S14, and the decode value of the pixel value of an attention pixel is acquired.

[0133] And it progresses to step S16 and the prediction tap extract circuit 41 judges whether it processed considering all the pixels of an attention pixel block as an attention pixel. In step S16, when judged with processing yet considering no pixels of an attention pixel block as an attention pixel, to step S14, return and

the prediction tap extract circuit 41 are the order of a raster scan among the pixels of an attention pixel block, and still repeat the same processing for the pixel which is not made into the attention pixel hereafter as an attention pixel newly.

[0134] Moreover, in step S16, when judged with having processed considering all the pixels of an attention pixel block as an attention pixel (i.e., when the decode value of all the pixels of an attention pixel block is acquired), the sum-of-products arithmetic circuit 45 outputs the pixel block (decode block) which consists of the decode value to the block decomposition circuit 33 (drawing 3), and ends processing.

[0135] In addition, processing according to the flow chart of drawing 9 is repeatedly performed, whenever the prediction tap extract circuit 41 sets up a new attention pixel block.

[0136] Next, drawing 11 shows the example of a configuration of the gestalt of the 1 operation of tap multiplier study equipment which performs study processing of the tap multiplier which the multiplier table storage section 44 of drawing 5 is made to memorize.

[0137] The image data for study of one or more sheets is supplied to the

blocking circuit 61 as teacher data which serve as a teacher at the time of study, and the blocking circuit 61 blocks the image as teacher data to a 8x8-pixel pixel block like the case in JPEG coding.

[0138] The DCT circuit 62 reads the pixel block which the blocking circuit 61 blocked as an attention pixel block one by one, is carrying out DCT processing and considers the attention pixel block as the block of a DCT multiplier. The block of this DCT multiplier is supplied to the quantization circuit 63.

[0139] The quantization circuit 63 quantizes the block of the DCT multiplier from the DCT circuit 62 according to the same quantization table as being used for JPEG coding, and carries out sequential supply of the block (DCT block) of the quantization DCT multiplier obtained as a result in the prediction tap extract circuit 64 and the class tap extract circuit 65.

[0140] The prediction tap extract circuit 64 is the order of a raster scan among the pixels of an attention pixel block. By still referring to the pattern information read from the pattern table storage section 70 about the attention pixel considering the pixel which is not made into the attention pixel as an attention pixel Extracting a complement child-ized DCT multiplier constitutes the same prediction tap as the prediction tap extract circuit 41 of drawing 5 constituting

from the output of the quantization circuit 63. This prediction tap is supplied to the normal equation adder circuit 67 from the prediction tap extract circuit 64 as student data which serve as a student at the time of study.

[0141] The class tap extract circuit 65 consists of extracting the output of the quantization circuit 63 to a complement child-ized DCT multiplier for the class tap same about an attention pixel block as the class tap extract circuit 42 of drawing 5 constituting. This class tap is supplied to the class classification circuit 66 from the class tap extract circuit 65.

[0142] Using the class tap from the class tap extract circuit 65, the class classification circuit 66 is performing the same processing as the class classification circuit 43 of drawing 5 , carries out the class classification of the attention pixel block, and supplies the class code obtained as a result to the normal-equation adder circuit 67 and the pattern table storage section 70.

[0143] From the blocking circuit 61, the normal-equation adder circuit 67 reads the attention pixel (pixel value) as teacher data, and performs the add lump for the prediction tap (quantization DCT multiplier to constitute) and attention pixel as student data from the prediction tap component circuit 64.

[0144] That is, the normal equation adder circuit 67 performs the multiplication

(xinxim) of the student data used as each component [in / using a prediction tap (student data) / the whole class / the matrix A of an equation (8)] corresponding to the class code supplied from the class classification circuit 66, and the operation equivalent to a summation (sigma).

[0145] Furthermore, the normal equation adder circuit 67 performs the multiplication (xinyi) of the student data which serve as each component [in / using a prediction tap (student data) and an attention pixel (teacher data) / the whole class / the vector v of an equation (8)] corresponding to the class code supplied from the class classification circuit 66 too, and teacher data, and the operation equivalent to a summation (sigma).

[0146] In addition, the above add lumps in the normal equation adder circuit 67 are performed for every pixel location mode to an attention pixel about each class.

[0147] The normal equation having performed all the pixels that constitute the teacher image with which the above add lump was supplied to the normal-equation adder circuit 67 by the blocking circuit 61 as an attention pixel, and having shown them at a ceremony (8) for every pixel location mode about each class by this is built.

[0148] By solving the normal equation generated for every class in the normal equation adder circuit 67 (every [and] pixel location mode), the tap multiplier decision circuit 68 asks for the tap multiplier of 64 sets for every class, and supplies it to the address corresponding to each class of the multiplier table storage section 69.

[0149] In addition, although the class from which a number required to ask for a tap multiplier in the normal equation adder circuit 67 according to the number of sheets of the image prepared as an image for study, the contents of the image, etc. of normal equations are not obtained may arise, the tap multiplier decision circuit 68 outputs a default tap multiplier about such a class, for example.

[0150] The multiplier table storage section 69 memorizes the tap multiplier of 64 sets for every class supplied from the tap multiplier decision circuit 68.

[0151] The pattern table storage section 70 reads the 64-set pattern information which has memorized the same pattern table as the pattern table storage section 46 of drawing 5 having memorized, and is memorized to the address corresponding to the class code from the class classification circuit 66, and supplies it to the prediction tap extract circuit 64.

[0152] Next, with reference to the flow chart of drawing 12 , processing (study

processing) of the tap multiplier study equipment of drawing 11 is explained.

[0153] The image data for study is supplied to the blocking circuit 61 as teacher data, and in step S31, the blocking circuit 61 blocks the image data as teacher data to a 8x8-pixel pixel block like the case in JPEG coding, and progresses to step S32. At step S32, the DCT circuit 62 reads the pixel block which the blocking circuit 61 blocked one by one, the attention pixel block is considered as the block of a DCT multiplier by carrying out DCT processing, and it progresses to step S33. At step S33, the quantization circuit 63 reads the block of the DCT multiplier obtained in the DCT circuit 62 one by one, quantizes according to the same quantization table as being used for JPEG coding, and it considers as the block (DCT block) which consists of quantization DCT multipliers.

[0154] And it progresses to step S34 and the class tap extract circuit 65 considers what is not considered as an attention pixel block yet among the pixel blocks blocked in the blocking circuit 61 as an attention pixel block. Furthermore, the class tap extract circuit 65 extracts the quantization DCT multiplier used for carrying out the class classification of the attention pixel block from the DCT block acquired in the quantization circuit 63, constitutes a class tap, and supplies it to the class classification circuit 66. In step S35, like the case where the flow

chart of drawing 10 explains, the class classification circuit 66 carries out the class classification of the attention pixel block, supplies the class code obtained as a result using the class tap from the class tap extract circuit 65, to the normal-equation adder circuit 67 and the pattern table storage section 70, and progresses to step S36.

[0155] Thereby, the pattern table storage section 70 reads the 64-set pattern information memorized to the address corresponding to the class code from the class classification circuit 66, and supplies it to the prediction tap extract circuit 64.

[0156] The prediction tap extract circuit 64 at step S36 in order of a raster scan among the pixels of an attention pixel block The pixel which is not made into the attention pixel as an attention pixel still The inside of the 64-set pattern information from the pattern table storage section 70, According to the thing corresponding to the pixel location mode of an attention pixel, the same prediction tap as the prediction tap extract circuit 41 of drawing 5 constituting consists of extracting a complement child-sized DCT multiplier from the output of the quantization circuit 63. And the prediction tap extract circuit 64 supplies the prediction tap about an attention pixel to the normal equation adder circuit 67 as

student data, and progresses to step S37.

[0157] At step S37, from the blocking circuit 61, the normal-equation adder circuit 67 reads the attention pixel as teacher data, and performs an add lump which the matrix A of an equation (8) and Vector v mentioned above for the prediction tap (quantization DCT multiplier to constitute) as student data, and the attention pixel as teacher data. every [in addition, / corresponding to the class code from the class classification circuit 66 in this add lump] class -- and it is carried out for every pixel location mode to an attention pixel.

[0158] And it progresses to step S38 and the prediction tap extract circuit 64 judges whether the add lump was performed for all the pixels of an attention pixel block as an attention pixel. In step S38, when it judges that all the pixels of an attention pixel block omit the add lump yet as an attention pixel, to step S36, return and the prediction tap extract circuit 64 are the order of a raster scan among the pixels of an attention pixel block, and still repeat the same processing for the pixel which is not made into the attention pixel hereafter as an attention pixel newly.

[0159] Moreover, in step S38, when it judges that all the pixels of an attention pixel block performed the add lump as an attention pixel, it progresses to step

S39 and the blocking circuit 61 judges whether it processed considering all pixel blocks acquired from the image as teacher data as an attention pixel block. In step S39, in all pixel blocks acquired from the image as teacher data, when judged with having not processed yet as an attention pixel block, what is not considered as an attention pixel block yet among the pixel blocks blocked by step S34 in return and the blocking circuit 61 is newly considered as an attention pixel block, and the same processing is repeated hereafter.

[0160] In the normal equation adder circuit 67 when it judges that all pixel blocks acquired from the image as teacher data processed as an attention pixel block in step S39 on the other hand About each class, when the normal equation for every pixel location mode is obtained, it progresses to step S40. The tap multiplier decision circuit 68 By solving the normal equation generated for every pixel location mode of each class Ask for the tap multiplier of 64 sets corresponding to each pixel location mode of 64 of the class, and supply the address corresponding to each class of the multiplier table storage section 69, it is made to memorize for every class, and processing is ended.

[0161] The tap multiplier for every class memorized by the multiplier table storage section 69 as mentioned above is memorized by the multiplier table

storage section 44 of drawing 5 .

[0162] Therefore, the tap multiplier memorized by the multiplier table storage section 44 can decode the image by which was called for by learning so that the prediction error (here square error) of the forecast of the pixel value of the origin obtained by performing a linear prediction operation may become min statistically, consequently JPEG coding was carried out according to the multiplier conversion circuit 32 of drawing 5 in the image near [it is infinite in the original image and] it.

[0163] Moreover, since decode processing of an image by which JPEG coding was carried out, and processing for raising the image quality will be performed to coincidence as mentioned above, the good decode image of image quality can be efficiently obtained from the image by which JPEG coding was carried out.

[0164] Next, drawing 13 shows the example of a configuration of the gestalt of the 1 operation of pattern study equipment which performs study processing of the pattern information which the pattern table storage section 46 of drawing 5 and the pattern table storage section 70 of drawing 11 are made to memorize.

[0165] The image data for study of one or more sheets is supplied to the blocking circuit 151, and the blocking circuit 151 blocks the image for study to a

8x8-pixel pixel block like the case in JPEG coding. In addition, the image data for study supplied to the blocking circuit 151 may be the same as that of the image data for study supplied to the blocking circuit 61 of the tap multiplier study equipment of drawing 11 , and may differ.

[0166] The DCT circuit 152 reads the pixel block which the blocking circuit 151 blocked one by one, is carrying out DCT processing and considers the pixel block as the block of a DCT multiplier. The block of this DCT multiplier is supplied to the quantization circuit 153.

[0167] the block (DCT block) of the quantization DCT multiplier which the quantization circuit 153 quantizes the block of the DCT multiplier from the DCT circuit 152 according to the same quantization table as being used for JPEG coding, and is obtained as a result -- an adder circuit 154 and the class tap extract circuit 155 -- and it is alike and sequential supply is carried out.

[0168] An adder circuit 154 considers the pixel block acquired in the blocking circuit 151 as an attention pixel block one by one, and is the order of a raster scan among the pixels of the attention pixel block. The add operation for still calculating the correlation value between the quantization DCT multipliers which are the attention pixel to which the class classification circuit 156 outputs the

pixel which is not made into the attention pixel as an attention pixel and which the attention pixel and the quantization circuit 153 output for every class code (cross-correlation value) is performed.

[0169] Namely, in study processing of pattern information, as shown in drawing 14 (A), for example As shown in drawing 14 (B), making each quantization DCT multiplier in each location of 3x3 DCT blocks and attention pixel corresponding to the attention pixel block with which an attention pixel belongs centering on a DCT block correspond By carrying out about all pixel blocks acquired from the image for study The correlation value between each pixel in each location of a pixel block and each quantization DCT multiplier in each location of 3x3 DCT blocks centering on the DCT block corresponding to a pixel block is calculated. As ** mark shows each pixel in each location of a pixel block in drawing 14 (C), let the location pattern of the quantization DCT multiplier in physical relationship with a large correlation value with the pixel be pattern information. That is, the number of drawing 14 (C) is three from the left of a pixel block, and the location pattern of the quantization DCT multiplier which has correlation with the 1st pixel in large physical relationship from a top is expressed with ** mark, and let such a location pattern be pattern information.

[0170] While expressing a top to the y+1st pixels as A (x y) in the x+1st from the left of a pixel block here (with the gestalt of this operation) x and y are the s+1st from the integer of the range of 0 thru/or 7 (= 8-1), and the left of 3x3 DCT blocks centering on the DCT block corresponding to the pixel block with which the pixel belongs. If the t+1st quantization DCT multipliers are expressed as B (s, t) from a top (with the gestalt of this operation) Cross-correlation value $RA(x y) B (s, t)$ with the quantization DCT coefficient B (s, t) which has a position relation to the integer of the range of s,0, or 23 (= 8x3-1), Pixel A (x y), and its pixel A (x y) as for t is expressed with a degree type.

[0171]

$$RA(x y) B(s, t) = \frac{\sum (A(x y) - A' (x y)) (B(s, t) - B' (s, t))}{\sqrt{\sum (A(x y) - A' (x y))^2} \sqrt{\sum (B(s, t) - B' (s, t))^2}} \dots (9)$$

However, in a formula (9) (also setting to the formula (10) mentioned later thru/or (12) the same), a summation (sigma) expresses the addition about all pixel blocks acquired from the image for study. Moreover, A' (x y) expresses the average value of the quantization DCT multiplier in the location (s, t) of 3x3 DCT blocks to the pixel block with which B' (s, t) was obtained from the image for study in the average value of the pixel (value) in the location (x y) of the pixel

block acquired from the image for study, respectively.

[0172] Therefore, if the total of the pixel block acquired from the image for study is expressed as N, average A' (x y) and B' (s, t) can be expressed like a degree type.

[0173]

$$=(\sigma A(x y)) / A'(x y) N B'(s, t) = (\sigma B(s, t)) / N \dots (10)$$

[0174] A degree type will be drawn if a formula (10) is substituted for a formula (9).

[0175]

$$RA(x y) B(s, t) = N \sigma(A(x y) B(s, t)) - (\sigma A(x y)) (\sigma B(s, t)) / (\sqrt{N \sigma A^2 - (\sigma A(x y))^2 (x y)}) \sqrt{N \sigma B^2 - (\sigma B(s, t))^2 (s, t)}) \dots (11)$$

[0176] for asking for correlation value RA(x y) B (s, t) from a formula (11) sigma -- A (x y) and sigma -- B (s, t) and sigma -- A (x y)² and sigma -- B (s, t)² and sigma (A(x y) B (s, t)) ... (12)

It is necessary to perform the add operation of ** a total of five types, and an adder circuit 154 performs the add operation of these five formulas.

[0177] In addition, although a class was not taken into consideration in order to

simplify explanation, with the pattern study equipment of drawing 13 , an adder circuit 154 is divided for every class code supplied from the class classification circuit 156, and performs the add operation of five formulas of a formula (12) here. therefore, the pixel block with which the summation (σ) of a formula (12) was obtained from the image for study when a class was taken into consideration, although [in an above-mentioned case / a summation (σ)] the addition about all pixel blocks acquired from the image for study is expressed -- the addition about the thing belonging to each class will be expressed inside.

[0178] About the image for study, return and an adder circuit 154 will output the add operation result to it in the correlation coefficient calculation circuit 157, if the add operation result shown in the formula (12) for calculating the correlation value of the pixel which is for every class in each location of a pixel block, and the quantization DCT multiplier in each location of 3x3 DCT blocks centering on the DCT block corresponding to the pixel block is obtained to drawing 13 .

[0179] The class tap extract circuit 155 consists of extracting the output of the quantization circuit 153 to a complement child-ized DCT multiplier for the class tap same about an attention pixel block as the class tap extract circuit 42 of drawing 5 constituting. This class tap is supplied to the class classification circuit

156 from the class tap extract circuit 155.

[0180] Using the class tap from the class tap extract circuit 155, the class classification circuit 156 is performing the same processing as the class classification circuit 43 of drawing 5 , carries out the class classification of the attention pixel block, and supplies the class code obtained as a result to an adder circuit 154.

[0181] The correlation coefficient calculation circuit 157 calculates the correlation value of the pixel in each location of a pixel block, and the quantization DCT multiplier in each location of 3x3 DCT blocks centering on the DCT block corresponding to the pixel block for every class according to a formula (11) using the output of an adder circuit 154, and supplies it to the pattern selection circuitry 158.

[0182] The pattern selection circuitry 158 recognizes the location of the DCT multiplier in physical relationship with a large correlation value with each pixel of 8x8 in each location of a pixel block for every class based on the correlation value from the correlation coefficient calculation circuit 157. Namely, the pattern selection circuitry 158 recognizes the location of a DCT multiplier where the correlation value (absolute value) with the pixel in each location of a pixel block

for example, has turned into beyond the predetermined threshold for every class. Or the pattern selection circuitry 158 recognizes the location of a DCT multiplier whose correlation value with the pixel in each location of a pixel block for example, is beyond predetermined ranking for every class again. and the pattern selection circuitry 158 has been recognized for every class -- 8x8 pixels of location patterns with a DCT multiplier [about each] (every pixel location mode) of 64 sets are supplied to the pattern table storage section 159 as pattern information.

[0183] In addition, although the number of the locations of the DCT multiplier recognized is fixed (value equivalent to predetermined ranking) when the location of a DCT multiplier whose correlation value with the pixel in each location of a pixel block is beyond predetermined ranking is recognized in the pattern selection circuitry 158 When the location of a DCT multiplier where the correlation value with the pixel in each location of a pixel block has turned into beyond the predetermined threshold is recognized, the number of the locations of the DCT multiplier recognized becomes adjustable.

[0184] The pattern table storage section 159 memorizes the pattern information which the pattern selection circuitry 158 outputs.

[0185] Next, with reference to the flow chart of drawing 15 , processing (study processing) of the pattern study equipment of drawing 13 is explained.

[0186] The image data for study is supplied to the blocking circuit 151, and in step S51, the blocking circuit 61 blocks the image data for the study to a 8x8-pixel pixel block like the case in JPEG coding, and progresses to step S52. At step S52, the DCT circuit 152 reads the pixel block which the blocking circuit 151 blocked one by one, the pixel block is considered as the block of a DCT multiplier by carrying out DCT processing, and it progresses to step S53. At step S53, the quantization circuit 153 reads the block of the DCT multiplier obtained in the DCT circuit 152 one by one, quantizes according to the same quantization table as being used for JPEG coding, and it considers as the block (DCT block) which consists of quantization DCT multipliers.

[0187] And it progresses to step S54 and an adder circuit 154 considers what is not considered as an attention pixel block yet among the pixel blocks blocked in the blocking circuit 151 as an attention pixel block. Furthermore, at step S54, the class tap extract circuit 155 extracts the quantization DCT multiplier used for carrying out the class classification of the attention pixel block from the DCT block acquired in the quantization circuit 63, constitutes a class tap, and supplies

it to the class classification circuit 156. In step S55, like the case where the flow chart of drawing 10 explains, the class classification circuit 156 carries out the class classification of the attention pixel block, supplies the class code obtained as a result to an adder circuit 154 using the class tap from the class tap extract circuit 155, and progresses to step S56.

[0188] An adder circuit 154 at step S56 in order of a raster scan among the pixels of an attention pixel block The pixel which is not made into the attention pixel as an attention pixel still in every [of the attention pixel] location (pixel location mode) And the add operation shown in the formula (12) is performed using the image for study blocked in the blocking circuit 151, and the quantization DCT multiplier which the quantization circuit 153 outputs for every class code supplied from the class classification circuit 156, and it progresses to step S57.

[0189] At step S57, an adder circuit 154 judges whether the add operation was performed for all the pixels of an attention pixel block as an attention pixel. In step S57, when it judges that not all the pixels of an attention pixel block have performed the add operation yet as an attention pixel, to step S56, return and an adder circuit 154 are the order of a raster scan among the pixels of an attention

pixel block, and still repeat the same processing for the pixel which is not made into the attention pixel hereafter as an attention pixel newly.

[0190] Moreover, in step S57, when it judges that all the pixels of an attention pixel block performed the add operation as an attention pixel, it progresses to step S58 and an adder circuit 154 judges whether it processed considering all pixel blocks acquired from the image for study as an attention pixel block. In step S58, in all pixel blocks acquired from the image for teachers, when judged with having not processed yet as an attention pixel block, what is not considered as an attention pixel block yet among the pixel blocks blocked by step S54 in return and the blocking circuit 151 is newly considered as an attention pixel block, and the same processing is repeated hereafter.

[0191] On the other hand in step S58, all pixel blocks acquired from the image for study When judged with having processed as an attention pixel block, it progresses to step S59. The correlation coefficient calculation circuit 157 The pixel which is in each location of a pixel block for every class according to a formula (11) using add operation ***** in an adder circuit 154, A correlation value with the quantization DCT multiplier in each location of 3x3 DCT blocks centering on the DCT block corresponding to a pixel block is calculated, and the

pattern selection circuitry 158 is supplied.

[0192] The pattern selection circuitry 158 is based on a correlation value from the correlation coefficient calculation circuit 157 in step S60. The location of the DCT multiplier in physical relationship with a large correlation value with each pixel of 8x8 in each location of a pixel block it has recognized for every class and has recognized for every class of the -- the pattern table storage section 159 is made to supply and memorize a location pattern with a DCT multiplier [about each] of 64 sets as pattern information, and 8x8 pixels of processings are ended.

[0193] The 64-set pattern information for every class memorized by the pattern table storage section 159 as mentioned above is memorized by the pattern table storage section 46 of drawing 5 , and the pattern table storage section 70 of drawing 11 .

[0194] Therefore, in the multiplier conversion circuit 32 of drawing 5 , since the quantization DCT multiplier which has correlation with it in a large location is extracted as a prediction tap and a quantization DCT multiplier is decoded by the original pixel value about an attention pixel using such a prediction tap, as compared with the case where the quantization DCT multiplier used as a prediction tap is extracted at random, it becomes possible to raise the image

quality of a decode image.

[0195] In addition, since the DCT block which consists of a quantization DCT multiplier of 8x8 by performing DCT and quantization per 8x8-pixel pixel block consists of JPEG coding, when decoding the pixel of a certain pixel block by class classification adaptation processing, it is possible [it] to use the quantization DCT multiplier of the DCT block corresponding to the pixel block as a prediction tap.

[0196] However, in an image, when it takes notice of a certain pixel block, between the pixel of the pixel block, and the pixel of a pixel block of the circumference of it, it is common that there is quite a few correlation. Therefore, 3x3 DCT blocks centering on the DCT block corresponding to a certain pixel block as mentioned above, Namely, not only the DCT block corresponding to a certain pixel block but by extracting the quantization DCT multiplier which has correlation with an attention pixel in large physical relationship also from the other DCT block, and using as a prediction tap As compared with the case where only the quantization DCT multiplier of the DCT block corresponding to a pixel block is used as a prediction tap, it becomes possible to raise the image quality of a decode image.

[0197] Here between the pixel of a certain pixel block, and the pixel of a pixel block of the circumference of it. If it carries out from there being quite a few correlation, by [which are centered on the DCT block corresponding to a certain pixel block] using all the quantization DCT multipliers of 3x3 DCT blocks as a prediction tap. As compared with the case where only the quantization DCT multiplier of the DCT block corresponding to a pixel block is used as a prediction tap, it is possible to raise the image quality of a decode image.

[0198] However, the number of the quantization DCT multipliers which constitute a prediction tap if all the quantization DCT multipliers of 3x3 DCT blocks are used as a prediction tap centering on the DCT block corresponding to a certain pixel block is set to 576 ($= 8 \times 8 \times 3 \times 3$), and the count of a sum-of-products operation with the need of carrying out in the sum-of-products arithmetic circuit 45 of drawing 5 increases.

[0199] Then, it becomes possible to raise the image quality of a decode image, suppressing the increment in the amount of operations in the sum-of-products arithmetic circuit 45 of drawing 5 by extracting the quantization DCT multiplier which has correlation with an attention pixel in large physical relationship among the quantization DCT multiplier of 576, and using as a prediction tap.

[0200] In addition, in the above-mentioned case, extracted the quantization DCT multiplier which has correlation with an attention pixel in the large physical relationship centering on the DCT block corresponding to a certain pixel block as a prediction tap from the quantization DCT multiplier of 3x3 DCT blocks, but You may make it, extract the quantization DCT multiplier used as a prediction tap in addition to this from the quantization DCT multiplier of DCT blocks, such as 5x5 etc. pieces, centering on the DCT block corresponding to a certain pixel block. That is, it is not limited especially whether the quantization DCT multiplier used as a prediction tap is extracted from the DCT block of what kind of range.

[0201] Moreover, since the quantization DCT multiplier of a certain DCT block is obtained from the pixel of a corresponding pixel block, if in charge of an attention pixel constituting a prediction tap, it is thought that considering as a prediction tap is desirable as for all the quantization DCT multipliers of the DCT block corresponding to the pixel block of the attention pixel.

[0202] Then, the quantization DCT multiplier of the DCT block corresponding to a pixel block can make the pattern selection circuitry 158 of drawing 13 surely generate pattern information which is extracted as a prediction tap. In this case, in the pattern selection circuitry 158, the large quantization DCT multiplier of a

correlation value will be chosen from eight DCT blocks which adjoin the perimeter of the DCT block corresponding to a pixel block, and what set the pattern of the location of that quantization DCT multiplier and the pattern of the location of all the quantization DCT multipliers of the DCT block corresponding to a pixel block will be made into final pattern information.

[0203] Next, drawing 16 shows the 2nd example of a configuration of the multiplier conversion circuit 32 of drawing 3 . In addition, about the case in drawing 5 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the multiplier conversion circuit 32 of drawing 16 is fundamentally constituted like the case [the reverse quantization circuit 71 is newly formed, and also] in drawing 5 .

[0204] In the gestalt of operation of drawing 16 , the quantization DCT multiplier for every block obtained by carrying out the entropy decode of the coded data in the entropy decoder circuit 31 (drawing 3) is supplied to the reverse quantization circuit 71.

[0205] In addition, in the entropy decoder circuit 31, as mentioned above, a quantization table besides a quantization DCT multiplier is obtained from coded data, and with the gestalt of operation of drawing 16 , this quantization table is

also supplied to the reverse quantization circuit 71 from the entropy decoder circuit 31.

[0206] Similarly the reverse quantization circuit 71 reverse-quantizes the quantization DCT multiplier from the entropy decoder circuit 31 according to the quantization table from the entropy decoder circuit 31, and supplies the result **** DCT multiplier to the prediction tap extract circuit 41 and the class tap extract circuit 42.

[0207] Therefore, in the prediction tap extract circuit 41 and the class tap extract circuit 42, a prediction tap and a class tap are constituted not for a quantization DCT multiplier but for a DCT multiplier, respectively, and the processing as a case [in / for a DCT multiplier / drawing 5] that henceforth is the same is performed.

[0208] Thus, with the gestalt of operation of drawing 16 , since processing is performed not for a quantization DCT multiplier but for a DCT multiplier, the tap multiplier which the multiplier table storage section 44 is made to memorize shall differ from the case in drawing 5 .

[0209] Then, drawing 17 shows the example of a configuration of the gestalt of the 1 operation of tap multiplier study equipment which performs study

processing of the tap multiplier which the multiplier table storage section 44 of drawing 16 is made to memorize. In addition, about the case in drawing 11 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the tap multiplier study equipment of drawing 17 is fundamentally constituted similarly with the case [the reverse quantization circuit 81 is newly established in the latter part of the quantization circuit 63, and also] in drawing 11 .

[0210] In the gestalt of operation of drawing 17 , the reverse quantization circuit 81 reverse-quantizes the quantization DCT multiplier which the reverse quantization circuit 63 outputs like the reverse quantization circuit 71 of drawing 16 , and supplies the DCT multiplier obtained as a result to the prediction tap extract circuit 64 and the class tap extract circuit 65.

[0211] Therefore, in the prediction tap extract circuit 64 and the class tap extract circuit 65, a prediction tap and a class tap are constituted not for a quantization DCT multiplier but for a DCT multiplier, respectively, and the processing as a case [in / for a DCT multiplier / drawing 11] that henceforth is the same is performed.

[0212] Consequently, the tap multiplier which reduces the effect of the

quantization error produced by quantizing a DCT multiplier and reverse-quantizing further will be obtained.

[0213] Next, drawing 18 shows the example of a configuration of the gestalt of the 1 operation of pattern study equipment which performs study processing of the pattern information which the pattern table storage section 46 of drawing 16 and the pattern table storage section 70 of drawing 17 are made to memorize. In addition, about the case in drawing 13 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the pattern study equipment of drawing 18 is fundamentally constituted similarly with the case [the reverse quantization circuit 91 is newly established in the latter part of the quantization circuit 153, and also] in drawing 13 .

[0214] In the gestalt of operation of drawing 18 , the reverse quantization circuit 91 reverse-quantizes the quantization DCT multiplier which the reverse quantization circuit 153 outputs like the reverse quantization circuit 71 of drawing 16 , and the reverse quantization circuit 81 of drawing 17 , and supplies the DCT multiplier obtained as a result to an adder circuit 154 and the class tap extract circuit 155.

[0215] Therefore, in an adder circuit 154 and the class tap extract circuit 155,

processing is performed not for a quantization DCT multiplier but for a DCT multiplier. That is, an above-mentioned add operation is changed to the quantization DCT multiplier which the quantization circuit 153 outputs, and an adder circuit 154 performs it using the DCT multiplier which the reverse quantization circuit 91 outputs, changes it to the quantization DCT multiplier to which the quantization circuit 153 also outputs the class tap extract circuit 155, and constitutes a class tap using the DCT multiplier which the reverse quantization circuit 91 outputs. And pattern information is searched for by performing the same processing as the case in drawing 13 henceforth.

[0216] Next, drawing 19 shows the 3rd example of a configuration of the multiplier conversion circuit 32 of drawing 3 . In addition, about the case in drawing 5 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the multiplier conversion circuit 32 of drawing 19 is fundamentally constituted like the case [the reverse DCT circuit 101 is newly established in the latter part of the sum-of-products arithmetic circuit 45, and also] in drawing 5 .

[0217] The reverse DCT circuit 101 is decoded and outputted to an image by carrying out reverse DCT processing of the output of the sum-of-products

arithmetic circuit 45. Therefore, with the gestalt of operation of drawing 19 , the sum-of-products arithmetic circuit 45 outputs a DCT multiplier by performing the sum-of-products operation using the quantization DCT multiplier which constitutes the prediction tap which the prediction tap extract circuit 41 outputs, and the tap multiplier memorized by the multiplier table storage section 44.

[0218] Thus, with the gestalt of operation of drawing 19 , a quantization DCT multiplier is not decoded by the pixel value by the sum-of-products operation with a tap multiplier, but it is changed into a DCT multiplier and the DCT multiplier is further decoded by the pixel value by carrying out reverse DCT in the reverse DCT circuit 101. Therefore, the tap multiplier which the multiplier table storage section 44 is made to memorize shall differ from the case in drawing 5 .

[0219] Then, drawing 20 shows the example of a configuration of the gestalt of the 1 operation of tap multiplier study equipment which performs study processing of the tap multiplier which the multiplier table storage section 44 of drawing 19 is made to memorize. In addition, about the case in drawing 11 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the tap multiplier study equipment of drawing 20 is constituted like the case [the DCT multiplier which the not a pixel

value but DCT circuit 62 of an image for study output and which carried out DCT processing of the image for study is given as teacher data to the normal-equation adder circuit 67, and also] in drawing 11 .

[0220] Therefore, with the gestalt of operation of drawing 20 , while the normal-equation adder circuit 67 uses as teacher data the DCT multiplier which the DCT circuit 62 outputs, an above-mentioned add lump is performed by using as student data the quantization DCT multiplier which constitutes the prediction tap which the prediction tap component circuit 64 outputs. And the tap multiplier decision circuit 68 asks for a tap multiplier by solving the normal equation obtained by such add lump. Consequently, with the tap multiplier study equipment of drawing 20 , the tap multiplier changed into the DCT multiplier which reduced the quantization error by quantization [in / for a quantization DCT multiplier / the quantization circuit 63] (control) will be called for.

[0221] In the multiplier conversion circuit 32 of drawing 19 , in order that the sum-of-products arithmetic circuit 45 may perform a sum-of-products operation using the above tap multipliers, the output becomes what changed the quantization DCT multiplier which the prediction tap extract circuit 41 outputs into the DCT multiplier which reduced the quantization error. Therefore, the

decode image which reduced degradation of the image quality under the effect of a quantization error will be obtained by carrying out reverse DCT of such a DCT multiplier in the reverse DCT circuit 101.

[0222] Next, drawing 21 shows the example of a configuration of the gestalt of the 1 operation of pattern study equipment which performs study processing of the pattern information which the pattern table storage section 46 of drawing 19 and the pattern table storage section 70 of drawing 20 are made to memorize. In addition, about the case in drawing 13 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the pattern study equipment of drawing 21 is constituted like the case [the DCT multiplier which the not a pixel but DCT circuit 152 of an image for the study which the blocking circuit 151 outputs output is supplied to an adder circuit 154, and also] in drawing 13 .

[0223] Although the correlation with a pixel asked for the quantization DCT multiplier in large physical relationship and made pattern information the location pattern of the quantization DCT multiplier with the gestalt of operation of drawing 13 by the sum-of-products operation using the quantization DCT multiplier and tap multiplier which constitute a prediction tap in order to decode a pixel In order

to obtain the DCT multiplier which reduced the quantization error by the sum-of-products operation using the quantization DCT multiplier and tap multiplier which constitute a prediction tap from a gestalt of operation of drawing 21 It is necessary to ask for a DCT multiplier and the quantization DCT multiplier which has correlation in large physical relationship, and to ask for the location pattern of the quantization DCT multiplier as pattern information.

[0224] With the gestalt of operation of drawing 21 , then, an adder circuit 154 Not the pixel block acquired in the blocking circuit 151 but the pixel block The block of a DCT multiplier which carried out DCT processing in the DCT circuit 152 is considered as an attention block one by one. In order of a raster scan among the DCT multipliers of the attention block The DCT multiplier which is not made into the attention DCT multiplier still as an attention DCT multiplier The add operation for calculating the correlation value between the attention DCT multiplier and the quantization DCT multiplier which the quantization circuit 153 outputs (cross-correlation value) for every class code of the attention DCT multiplier which the class classification circuit 156 outputs is performed.

[0225] namely, in the study processing by the pattern study equipment of drawing 21 For example, each quantization DCT multiplier which is in each

location of 3x3 DCT blocks centering on the DCT block of the quantization DCT multiplier corresponding to the attention block with which an attention DCT multiplier belongs as shown in drawing 22 (A), By performing making an attention DCT multiplier correspond about all blocks of the DCT multiplier obtained from the image for study, as shown in drawing 22 (B) The correlation value between each DCT multiplier in each location of a block of a DCT multiplier and each quantization DCT multiplier in each location of 3x3 DCT blocks centering on the DCT block corresponding to the block is calculated. As ** mark shows each DCT multiplier in each location of a block of a DCT multiplier in drawing 22 (C), let the location pattern of the quantization DCT multiplier in physical relationship with a large correlation value with the DCT multiplier be pattern information. That is, the number of drawing 22 (C) is two from the left of a block of a DCT multiplier, and the location pattern of the quantization DCT multiplier which has correlation with the 1st DCT multiplier in large physical relationship from a top is expressed with ** mark, and let such a location pattern be pattern information.

[0226] From the left of a block of a DCT multiplier, by the $x+1$ st, while expressing a top to the $y+1$ st pixels as $A(x, y)$ here By the $s+1$ st from the left of 3x3 DCT

blocks centering on the DCT block corresponding to the block with which the DCT multiplier belongs. When the $t+1$ st quantization DCT multipliers are expressed as $B(s, t)$ from a top, a DCT coefficient $A(x, y)$, It can ask for cross-correlation value $RA(x, y) B(s, t)$ with the quantization DCT coefficient $B(s, t)$ which has a position relation to the DCT coefficient $A(x, y)$ like the case where an above-mentioned formula (9) thru/or (12) explain.

[0227] Return and the correlation coefficient calculation circuit 157 ask drawing 21 for the correlation value between a DCT multiplier and a quantization DCT multiplier using the result of the add operation which an adder circuit 154 performs as mentioned above. And the pattern selection circuitry 158 asks for the location pattern of the quantization DCT multiplier in the physical relationship which enlarges the correlation value, and is taken as pattern information.

[0228] Next, drawing 23 shows the 4th example of a configuration of the multiplier conversion circuit 32 of drawing 3. In addition, about the case in drawing 5, drawing 16, or drawing 19, and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the multiplier conversion circuit 32 of drawing 23 is constituted like the case [like the case in drawing 16, the reverse quantization circuit 71 is newly

formed, and the reverse DCT circuit 101 is newly formed like the case in drawing 19 , and also] in drawing 5 .

[0229] Therefore, a prediction tap and a class tap consist of gestalten of operation of drawing 23 not for a quantization DCT multiplier but for a DCT multiplier in the prediction tap extract circuit 41 and the class tap extract circuit 42, respectively. Furthermore, with the gestalt of operation of drawing 23 , by performing the sum-of-products operation using the DCT multiplier which constitutes the prediction tap which the prediction tap extract circuit 41 outputs, and the tap multiplier memorized by the multiplier table storage section 44, the sum-of-products arithmetic circuit 45 obtains the DCT multiplier which reduced the quantization error, and outputs it to the reverse DCT circuit 101.

[0230] Next, drawing 24 shows the example of a configuration of the gestalt of the 1 operation of tap multiplier study equipment which performs study processing of the tap multiplier which the multiplier table storage section 44 of drawing 23 is made to memorize. In addition, about the case in drawing 11 , drawing 17 , or drawing 20 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. Like the case in drawing 17 , the reverse quantization circuit 81 is newly formed and

the tap multiplier study equipment of drawing 24 receives the normal-equation adder circuit 67 like the case in drawing 20 further. Namely, as teacher data It is constituted like the case [the DCT multiplier which the not a pixel value but DCT circuit 62 of an image for study output and which carried out DCT processing of the image for study is given, and also] in drawing 11 .

[0231] Therefore, with the gestalt of operation of drawing 24 , while the normal-equation adder circuit 67 uses as teacher data the DCT multiplier which the DCT circuit 62 outputs, an above-mentioned add lump is performed by using as student data the DCT multiplier (what was quantized and reverse-quantized) which constitutes the prediction tap which the prediction tap component circuit 64 outputs. And the tap multiplier decision circuit 68 asks for a tap multiplier by solving the normal equation obtained by such add lump. Consequently, with the tap multiplier study equipment of drawing 24 , the tap multiplier changed into the DCT multiplier which reduced the quantization error according the DCT multiplier which was quantized and was reverse-quantized further to the quantization and reverse quantization will be called for.

[0232] Next, drawing 25 shows the example of a configuration of the gestalt of the 1 operation of pattern study equipment which performs study processing of

the pattern information which the pattern table storage section 46 of drawing 23 and the pattern table storage section 70 of drawing 24 are made to memorize. In addition, about the case in drawing 13 , drawing 18 , or drawing 21 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the pattern study equipment of drawing 25 is constituted like the case [like the case in drawing 18 , while the reverse quantization circuit 91 is newly formed, the DCT multiplier which the not a pixel but DCT circuit 152 of an image for the study which the blocking circuit 151 outputs output is supplied to an adder circuit 154 like the case in drawing 21 , and also] in drawing 13 .

[0233] With the gestalt of operation of drawing 25 , therefore, an adder circuit 154 Not the pixel block acquired in the blocking circuit 151 but the pixel block The block of a DCT multiplier which carried out DCT processing in the DCT circuit 152 is considered as an attention block one by one. In order of a raster scan among the DCT multipliers of the attention block The DCT multiplier which is not made into the attention DCT multiplier still as an attention DCT multiplier The add operation for calculating the correlation value between the attention DCT multiplier and the DCT multiplier which the reverse quantization circuit 91

outputs and which was quantized and was reverse-quantized further (cross-correlation value) is performed for every class code of the attention DCT multiplier which the class classification circuit 156 outputs. And using the result of the add operation which an adder circuit 154 performs, the correlation coefficient calculation circuit 157 calculates the correlation value between a DCT multiplier and the DCT multiplier quantized and reverse-quantized, and the pattern selection circuitry 158 asks for the location pattern of a DCT multiplier in the physical relationship which enlarges the correlation value quantized and reverse-quantized, and makes it pattern information.

[0234] Next, drawing 26 shows the 5th example of a configuration of the multiplier conversion circuit 32 of drawing 3 . In addition, about the case in drawing 5 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the multiplier conversion circuit 32 of drawing 26 is fundamentally constituted like the case [the class tap extract circuit 42 and the class classification circuit 43 are not formed, and also] in drawing 5 .

[0235] Therefore, with the gestalt of operation of drawing 26 , although there is no concept of a class, since a class considers that this is one, only the tap

multiplier of one class is memorized by the multiplier table storage section 44, and processing is performed in it using this.

[0236] Therefore, with the gestalt of operation of drawing 26 , the tap multiplier memorized by the multiplier table storage section 44 differs from the case in drawing 5 .

[0237] Then, drawing 27 shows the example of a configuration of the gestalt of the 1 operation of tap multiplier study equipment which performs study processing of the tap multiplier which the multiplier table storage section 44 of drawing 26 is made to memorize. In addition, about the case in drawing 11 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the tap study equipment of drawing 27 is fundamentally constituted similarly with the case [the class tap extract circuit 65 and the class classification circuit 66 are not formed, and also] in drawing 11 .

[0238] Therefore, with the tap multiplier study equipment of drawing 27 , an above-mentioned add lump is performed according to pixel location mode regardless of a class in the normal equation adder circuit 67. And in the tap multiplier decision circuit 68, a tap multiplier is called for by solving the normal

equation generated for every pixel location mode.

[0239] Next, with the gestalt of operation of drawing 26 and drawing 27 , as mentioned above, only the pattern information on one class is memorized by the pattern table storage section 46 of drawing 26 , and the pattern table storage section 70 of drawing 27 from the number of classes being one (there being no class).

[0240] Then, drawing 28 shows the example of a configuration of the gestalt of the 1 operation of pattern study equipment which performs study processing of the pattern information which the pattern table storage section 46 of drawing 26 and the pattern table storage section 70 of drawing 27 are made to memorize. In addition, about the case in drawing 13 , and the corresponding part, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, the pattern study equipment of drawing 28 is fundamentally constituted similarly with the case [the class tap extract circuit 155 and the class classification circuit 156 are not formed, and also] in drawing 13 .

[0241] Therefore, with the pattern study equipment of drawing 28 , an above-mentioned add operation is performed according to pixel location mode regardless of a class in an adder circuit 154. And also in the correlation

coefficient calculation circuit 157, a correlation value is calculated for every pixel location mode regardless of a class. Furthermore, also in the pattern selection circuitry 158, pattern information is searched for for every pixel location mode regardless of a class based on the correlation value acquired in the correlation coefficient calculation circuit 157.

[0242] In addition, although the prediction tap was constituted from a gestalt of operation of drawing 5 for example, using the pattern information on the class corresponding to the class code which the pattern table storage section 46 is made to memorize the pattern information for every class, and the class classification circuit 43 outputs to it It is also possible to make the pattern table storage section 46 of drawing 5 memorize the pattern information on one class obtained with the pattern study equipment of drawing 28 , and to constitute a prediction tap regardless of a class using the pattern information.

[0243] Next, hardware can also perform a series of processings mentioned above, and software can also perform. When software performs a series of processings, the program which constitutes the software is installed in a general-purpose computer etc.

[0244] Then, drawing 29 shows the example of a configuration of the gestalt of 1

operation of the computer by which the program which performs a series of processings mentioned above is installed.

[0245] A program is recordable on the hard disk 205 and ROM203 as a record medium which are built in the computer beforehand.

[0246] Or a program is permanently [temporarily or] storable in the removable record media 211, such as a floppy (trademark) disk, CD-ROM (Compact Disc Read Only Memory), MO (Magneto optical) disk, DVD (Digital Versatile Disc), a magnetic disk, and semiconductor memory, again (record). Such a removable record medium 211 can be offered as the so-called software package.

[0247] In addition, it installs in a computer from the removable record medium 211 which was mentioned above, and also from a download site, through the satellite for digital satellite broadcasting services, it transmits to a computer on radio, or a program is transmitted to a computer with a cable through networks, such as LAN (Local Area Network) and the Internet, and by computer, it can receive in the communications department 208 and it can install the program transmitted by making it such on the hard disk 205 to build in.

[0248] The computer contains CPU (Central Processing Unit)202. The input/output interface 210 is connected to CPU202 through the bus 201, and the

input section 207 from which CPU202 is constituted from a keyboard, a mouse, a microphone, etc. by the user through an input/output interface 210 will perform the program stored in ROM (Read Only Memory)203 according to it, if a command is inputted by [, such as actuation,] being carried out. Or it is transmitted from the program and satellite with which CPU202 is stored in the hard disk 205 again, or a network, and the program which was received in the communications department 208 and installed on the hard disk 205, or the program which was read from the removable record medium 211 with which the drive 209 was equipped, and was installed on the hard disk 205 is loaded to RAM (Random Access Memory)204, and is performed. Thereby, CPU202 performs processing performed by the configuration of the block diagram according to the flow chart mentioned above processed or mentioned above. and the output from the output section 206 by which CPU202 is constituted from LCD (Liquid Crystal Display), a loudspeaker, etc. through an input/output interface 210 in the processing result if needed or the transmission from the communications department 208 -- record etc. is further carried out to a hard disk 205.

[0249] It is not necessary to necessarily process the processing step which

describes the program for making various kinds of processings perform to a computer in this specification here to time series in accordance with the sequence indicated as a flow chart, and it is a juxtaposition thing also including the processing (for example, parallel processing or processing by the object) performed according to an individual.

[0250] Moreover, a program may be processed by the computer of 1 and distributed processing may be carried out by two or more computers. Furthermore, a program may be transmitted to a distant computer and may be executed.

[0251] In addition, with the gestalt of this operation, although image data was targetted, in addition to this, this invention is applicable also to voice data.

[0252] Furthermore, although aimed at the image which carries out compression coding of the still picture and by which JPEG coding was carried out with the gestalt of this operation, compression coding of the animation is carried out, for example, this invention can also be aimed at the image by which MPEG coding was carried out.

[0253] Moreover, although it was made to decode the coded data which performs DCT processing and by which JPEG coding was carried out at least

with the gestalt of this operation, this invention is applicable to decode and conversion of the data changed per block (a certain predetermined unit) with other orthogonal transformation or frequency conversion. That is, this invention can be applied, also when decoding the data by which sub band coding was carried out, the data by which the Fourier transform was carried out or changing into the data which reduced those quantization errors etc. for example.

[0254] Furthermore, although the tap multiplier used for decode was beforehand memorized in the decoder 22 with the gestalt of this operation, it includes in coded data and a tap multiplier can be made to provide for a decoder 22. The same is said of pattern information.

[0255] Moreover, although the primary linearity prediction operation which used the tap multiplier was made to perform decode and conversion with the gestalt of this operation, it is also possible to perform decode and conversion more than by the secondary high order prediction operation in addition to this.

[0256] Furthermore, although the gestalt of this operation constituted the prediction tap from the quantization DCT multiplier of the DCT block corresponding to an attention pixel block, and a DCT block of the circumference of it, it is possible to constitute a class tap similarly.

[0257]

[Effect of the Invention] According to the record medium, at least, the translation data used for the prediction operation for decoding the data of the attention data block which is observing of the data blocks is extracted from the conversion block corresponding to data blocks other than the attention data block by the 1st data processor of this invention and the data-processing approach, and the list, and is outputted to them as a prediction tap. And translation data is decoded by the original data by performing a predetermined prediction operation using a tap multiplier and a prediction tap. Therefore, it becomes possible to decode translation data efficiently.

[0258] According to the record medium, in the 2nd data processor of this invention and the data-processing approach, and a list At least the teacher data which serve as a teacher orthogonal transformation or by carrying out frequency conversion The student data used for the prediction operation for decoding the teacher data of the attention teacher block which the student data which serve as a student are generated and is observing of the teacher blocks At least, it is extracted from the student block corresponding to teacher blocks other than the attention teacher block, and is outputted as a prediction tap. And study is

performed so that the prediction error of the forecast of the teacher data obtained by performing a prediction operation using a tap multiplier and a prediction tap may become min statistically, and a tap multiplier is called for. Therefore, it becomes possible by using the tap multiplier to decode efficiently orthogonal transformation or the data by which frequency conversion was carried out.

[0259] According to the record medium, in the 3rd data processor of this invention and the data-processing approach, and a list The 1st data which has a position relation to the 2nd data in a position using the 1st data and the 2nd data for study of an extract pattern, Correlation with the 2nd data in a position is searched for for every position relation, and the extract pattern of the 1st data used as the prediction tap used for the prediction operation for obtaining the 2nd data is set up based on the correlation. Therefore, it enables conversion etc. to use the 1st data as the 2nd data efficiently by performing a prediction operation using the 1st data extracted according to the extract pattern.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing for explaining conventional JPEG coding / decode.

[Drawing 2] It is drawing showing the example of a configuration of the gestalt of
1 operation of the picture transmission system which applied this invention.

[Drawing 3] It is the block diagram showing the example of a configuration of the
decoder 22 of drawing 2 .

[Drawing 4] It is a flow chart explaining processing of the decoder 22 of drawing 3 .

[Drawing 5] It is the block diagram showing the 1st example of a configuration of the multiplier conversion circuit 32 of drawing 3 .

[Drawing 6] It is drawing explaining the example of a class tap.

[Drawing 7] It is the block diagram showing the example of a configuration of the class classification circuit 43 of drawing 5 .

[Drawing 8] It is drawing for explaining processing of the power arithmetic circuit 51 of drawing 5 .

[Drawing 9] It is a flow chart explaining processing of the multiplier conversion circuit 32 of drawing 5 .

[Drawing 10] It is the flow chart which explains a detail from that of processing of step S12 of drawing 9 .

[Drawing 11] It is the block diagram showing the example of a configuration of the gestalt of the 1st operation of tap multiplier study equipment which learns a tap multiplier.

[Drawing 12] It is a flow chart explaining processing of the tap multiplier study equipment of drawing 11 .

[Drawing 13] It is the block diagram showing the example of a configuration of the gestalt of the 1st operation of pattern study equipment which learns pattern information.

[Drawing 14] It is drawing for explaining processing of the adder circuit 154 of drawing 13 .

[Drawing 15] It is a flow chart explaining processing of the pattern study equipment of drawing 13 .

[Drawing 16] It is the block diagram showing the 2nd example of a configuration of the multiplier conversion circuit 32 of drawing 3 .

[Drawing 17] It is the block diagram showing the example of a configuration of the gestalt of the 2nd operation of tap multiplier study equipment.

[Drawing 18] It is the block diagram showing the example of a configuration of the gestalt of the 2nd operation of pattern study equipment.

[Drawing 19] It is the block diagram showing the 3rd example of a configuration of the multiplier conversion circuit 32 of drawing 3 .

[Drawing 20] It is the block diagram showing the example of a configuration of the gestalt of the 3rd operation of tap multiplier study equipment.

[Drawing 21] It is the block diagram showing the example of a configuration of

the gestalt of the 3rd operation of pattern study equipment.

[Drawing 22] It is drawing for explaining processing of the adder circuit 154 of drawing 21 .

[Drawing 23] It is the block diagram showing the 4th example of a configuration of the multiplier conversion circuit 32 of drawing 3 .

[Drawing 24] It is the block diagram showing the example of a configuration of the gestalt of the 4th operation of tap multiplier study equipment.

[Drawing 25] It is the block diagram showing the example of a configuration of the gestalt of the 4th operation of pattern study equipment.

[Drawing 26] It is the block diagram showing the 5th example of a configuration of the multiplier conversion circuit 32 of drawing 3 .

[Drawing 27] It is the block diagram showing the example of a configuration of the gestalt of the 5th operation of tap multiplier study equipment.

[Drawing 28] It is the block diagram showing the example of a configuration of the gestalt of the 5th operation of pattern study equipment.

[Drawing 29] It is the block diagram showing the example of a configuration of the gestalt of 1 operation of the computer which applied this invention.

[Description of Notations]

21 Encoder 22 Decoder, 23 Record medium 24 A transmission medium, 31 Entropy decoder circuit 32 multiplier conversion circuit 33 A block decomposition circuit, 41 Prediction tap extract circuit 42 class tap extract circuit 43 class classification circuits, 44 Multiplier table storage section 45 sum-of-products arithmetic circuit, 46 pattern table storage section 51 power arithmetic circuit 52 A class code generation circuit, 53 Threshold table storage section 61 blocking circuit 62 A DCT circuit, 63 Quantization circuit 64 A prediction tap extract circuit, 65 A class tap extract circuit and 66 class classification circuit 67 A normal equation adder circuit, 68 tap multiplier decision circuit 69 Multiplier table storage section 70 Pattern table storage section 71 81 Reverse quantization circuit 91 Reverse quantization circuit 101 Reverse DCT circuit 151 A blocking circuit, 152 DCT circuit 153 A quantization circuit, 154 Adder circuit 155 Class tap extract circuit 156 A class classification circuit, 157 Correlation coefficient calculation circuit 158 A pattern selection circuitry, 159 The pattern table storage section, 201 Bus 202 CPU 203ROM 204 RAM 205 Hard disk 206 Output section 207 Input section 208 Communications department 209 Drive 210 Input/output interface 211 Removable record medium